

明 細 書

発明の名称： 温度検出回路

技術分野

[0001] 本発明は、パワーアンプ又はローノイズアンプ等の増幅回路の温度を検出する温度検出回路に関する。

背景技術

[0002] 従来、電力増幅器と、電力増幅器から供給された送信信号の一部が方向性結合器等を介して入力される検波回路とが開示されている（例えば、特許文献1）。これにより、検波回路へ入力された信号に応じた検波電圧が検波回路から出力され、検波電圧の大きさに対応した送信信号の電力の検出が可能となる。

先行技術文献

特許文献

[0003] 特許文献1：特開平5－336175号公報

発明の概要

発明が解決しようとする課題

[0004] 増幅回路は発熱部品であり、増幅回路の信頼性を確保するため、増幅回路の温度検出への要望が高い。しかしながら、上記特許文献に開示された構成では、送信信号の電力に対応した電圧の出力（つまり、電力の検出）は可能であるが、増幅回路の温度の検出はできていない。

[0005] そこで、本発明は、増幅回路の温度を検出できる温度検出回路を提供することを目的とする。

課題を解決するための手段

[0006] 上記目的を達成するために、本発明の一態様に係る温度検出回路は、増幅回路の温度を検出する温度検出回路であって、バイポーラ型の第1トランジスタと、バイポーラ型の第2トランジスタと、を備え、前記第1トランジスタ及び前記第2トランジスタはカレントミラー回路を構成し、前記第1トラ

ンジスタ及び前記第2トランジスタの温度変化に基づいて前記増幅回路の温度を検出する。

[0007] 上記目的を達成するために、本発明の一態様に係る温度検出回路は、増幅回路の温度を検出する温度検出回路であって、バイポーラ型の第1トランジスタと、バイポーラ型の第2トランジスタと、を備え、前記第1トランジスタ及び前記第2トランジスタはカレントミラー回路を構成し、前記第1トランジスタ及び前記第2トランジスタのうち一方のエミッタ端子は、抵抗を介してグランドに接続され、他方のエミッタ端子は抵抗を介さずにグランドに接続される。

発明の効果

[0008] 本発明によれば、増幅回路の温度を検出できる。

図面の簡単な説明

[0009] [図1]図1は、実施の形態に係る温度検出回路の適用例を示す構成図である。

[図2]図2は、実施の形態に係る温度検出回路の一例を示す回路構成図である。

[図3]図3は、温度検出の原理を説明するためのグラフである。

[図4]図4は、温度検出の原理を説明するためのグラフである。

[図5]図5は、増幅回路の温度と検知回路の出力電圧との関係を示すグラフである。

[図6]図6は、実施の形態の変形例に係る温度検出回路の一例を示す回路構成図である。

[図7A]図7Aは、実施の形態における送信電力と検知回路の出力電力との関係を示すグラフである。

[図7B]図7Bは、実施の形態の変形例における送信電力と検知回路の出力電力との関係を示すグラフである。

発明を実施するための形態

[0010] 以下、本発明の実施の形態について、図面を用いて詳細に説明する。なお、以下で説明する実施の形態は、いずれも包括的又は具体的な例を示すもの

である。以下の実施の形態で示される数値、形状、材料、構成要素、構成要素の配置及び接続形態などは、一例であり、本発明を限定する主旨ではない。以下の実施の形態における構成要素のうち、独立請求項に記載されていない構成要素については、任意の構成要素として説明される。また、図面に示される構成要素の大きさ、又は大きさの比は、必ずしも厳密ではない。また、各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略又は簡略化する場合がある。また、以下で説明する回路図等において、本発明の特徴との関連性の低い構成（抵抗等）については符号を付さず、また、説明を省略する場合がある。

[0011] (実施の形態)

以下では、実施の形態に係る温度検出回路について、図1から図7Bを用いて説明する。

[0012] まず、実施の形態に係る温度検出回路の適用例について説明する。

[0013] 図1は、実施の形態に係る温度検出回路1の適用例を示す構成図である。

[0014] 例えば、温度検出回路1は、電力を増幅する増幅回路30の温度を検出するために用いられる。増幅回路30は、例えば、高周波信号処理回路等からアンテナ等への送信信号を増幅するパワーアンプである。なお、増幅回路30は、アンテナ等が受信した受信信号を増幅するローノイズアンプであってもよい。以下では、増幅回路30をパワーアンプとし、増幅回路30から出力される信号を送信信号として説明するが、増幅回路30がローノイズアンプの場合には、増幅回路30から出力される信号は受信信号となる。

[0015] 温度検出回路1は、カレントミラー回路10及び検知回路20を備え、カレントミラー回路10により増幅回路30の温度を検出する。例えば、検知回路20は、増幅回路30と同一チップ内に形成され、カレントミラー回路10と増幅回路30との距離は、検知回路20と増幅回路30との距離よりも小さい。つまり、同一チップ内に形成された検知回路20と増幅回路30との距離よりも、カレントミラー回路10と増幅回路30との距離の方が小さいということは、カレントミラー回路10は、増幅回路30の温度の検出

のために増幅回路30の近くに配置されることを意味する。これにより、発熱源である増幅回路30の温度をカレントミラー回路10に効果的に伝えることができ、より正確に増幅回路30の温度を検出できるようになる。なお、カレントミラー回路10は、検知回路20及び増幅回路30と同一チップ内に形成されていてもよい。

[0016] また、温度検出回路1は、増幅回路30の温度の検出だけでなく、増幅回路30から出力された送信信号の電力も検出可能であってもよい。例えば、温度検出回路1は、方向性結合器40を用いて取り出された送信信号の一部を用いて当該電力を検出する。方向性結合器40を用いることで、送信信号の電力の損失を抑制しつつ電力の検出が可能となる。例えば、検知回路20は、増幅回路30の温度の検出だけでなく、増幅回路30から出力された送信信号の電力の検出にも用いられる。端子Voutから出力される出力電圧は、増幅回路30の温度又は端子Poutから出力される出力電力に対応し、当該出力電圧を計測することで、増幅回路30の温度又は送信信号の電力を検出できる。温度検出回路1の詳細について図2を用いて説明する。

[0017] 図2は、実施の形態に係る温度検出回路1の一例を示す回路構成図である。増幅回路30及び方向性結合器40は温度検出回路1の構成要素でなくてもよく、図2では、増幅回路30及び方向性結合器40の図示を省略している。例えば、図2に示す端子PAinに方向性結合器40から取り出される、増幅回路30で増幅された送信信号の一部が入力される。また、温度検出回路1によって増幅回路30の温度を検出する際には、各端子PAenにはイネーブル信号が入力される。また、増幅回路30から出力された送信信号の電力を検出する際にも、各端子PAenにはイネーブル信号が入力される。また、図2に示す「Bias Circuit」は、端子PAenにイネーブル信号が入力されているときに、後述する第1トランジスタQ1、第2トランジスタQ2、第3トランジスタQ3、第4トランジスタQ4及び第5トランジスタQ5へバイアス電流を流すための回路である。

[0018] 温度検出回路1は、カレントミラー回路10を構成するそれぞれバイポー

ラ型の第1トランジスタQ1及び第2トランジスタQ2を備える。例えば、第1トランジスタQ1及び第2トランジスタQ2は、HBT（ヘテロ接合バイポーラトランジスタ）である。

[0019] 第1トランジスタQ1及び第2トランジスタQ2はカレントミラー回路10を構成する。具体的には、第1トランジスタQ1のベース端子と第2トランジスタQ2のベース端子とが接続され、第1トランジスタQ1のベース端子とコレクタ端子とが接続されることで、カレントミラー回路10が構成される。

[0020] 温度検出回路1は、第1トランジスタQ1及び第2トランジスタQ2の温度変化に基づいて増幅回路30の温度を検出する。このような温度の検出を実現するために、第1トランジスタQ1及び第2トランジスタQ2のうちの一方のエミッタ端子は、抵抗R1を介してグラウンドに接続され、他方のエミッタ端子は抵抗を介さずにグラウンドに接続される。ここでは、第1トランジスタQ1のエミッタ端子は抵抗を介さずにグラウンドに接続され、第2トランジスタQ2のエミッタ端子は抵抗R1を介してグラウンドに接続される。

[0021] 増幅回路30の温度が変化すると、増幅回路30の近くに配置されたカレントミラー回路10、つまり、第1トランジスタQ1及び第2トランジスタQ2の温度も増幅回路30の温度変化に合わせて変化する。第1トランジスタQ1及び第2トランジスタQ2の温度変化に応じて第2トランジスタQ2のコレクタ電流が変化し、当該コレクタ電流の変化を検知することで、増幅回路30の温度を検出することができる。ここで、温度検出の原理について図3を用いて説明する。

[0022] 図3は、温度検出の原理を説明するためのグラフである。具体的には、横軸を第1トランジスタQ1及び第2トランジスタQ2のベース－エミッタ間電圧 V_{be} とし、縦軸をコレクタ端子に流れる電流密度としている。また、実線は温度が低いときの電圧 V_{be} と電流密度との関係を示し、破線は実線における温度よりも温度が高いときの電圧 V_{be} と電流密度との関係を示す。温度が高くなるとピンチオフ電圧が下がるため、温度が高いときと低いと

きとで電圧 V_{be} と電流密度との関係が図3に示す破線と実線のように異なってくる。点A1は温度が低いときの第1トランジスタQ1の動作点であり、点B1は温度が高いときの第1トランジスタQ1の動作点である。点A2は温度が低いときの第2トランジスタQ2の動作点であり、点B2は温度が高いときの第2トランジスタQ2の動作点である。

[0023] ここで、図3に示すように、第1トランジスタQ1と第2トランジスタQ2とで動作点が異なっていることがわかる。これは、第2トランジスタQ2のエミッタ端子が抵抗R1を介してグラウンドに接続されていることから、第2トランジスタQ2の動作点の電圧 V_{be} が第1トランジスタQ1の動作点の電圧 V_{be} よりも低くなったためである。

[0024] 第1トランジスタQ1及び第2トランジスタQ2の温度が高くなると、第1トランジスタQ1のコレクタ端子に流れる電流密度は一定のまま、第1トランジスタQ1の動作点は、電圧 V_{be} が点A1から矢印C1に示す分だけ下がり点B1となる。第1トランジスタQ1及び第2トランジスタQ2はカレントミラー回路10を構成し、第1トランジスタQ1のベース端子と第2トランジスタQ2のベース端子とは接続されているため、第2トランジスタQ2の動作点も、電圧 V_{be} が点A2から矢印C1に示す分と同じだけ矢印C2に示すように下がる。しかし、第2トランジスタQ2の温度が高くなることで、電圧 V_{be} が点A2から矢印C2に示す分だけ下がったときの点は、図3に示す破線のように温度が高いときの電圧 V_{be} と電流密度との関係を示すグラフ上にない。このため、第2トランジスタQ2について、動作点が当該グラフ上となるように、矢印Dに示す分、コレクタ端子の電流密度が大きくなる。このように、第1トランジスタQ1及び第2トランジスタQ2の温度変化に応じて、第2トランジスタQ2のコレクタ電流が変化する。つまり、カレントミラー回路10は、第1トランジスタQ1及び第2トランジスタQ2の温度変化を電流に変換する回路となる。このため、第2トランジスタQ2のコレクタ電流から第1トランジスタQ1及び第2トランジスタQ2の温度変化、つまり、増幅回路30の温度変化を検出することができる。

[0025] なお、第1トランジスタQ1のエミッタ端子が抵抗R1を介してグラウンドに接続され、第2トランジスタQ2のエミッタ端子が抵抗を介さずグラウンドに接続される場合であっても、同じように増幅回路30の温度変化を検出することができる。これについて、図4を用いて説明する。

[0026] 図4は、温度検出の原理を説明するためのグラフである。図4においても、第1トランジスタQ1と第2トランジスタQ2とで動作点が異なっているが、第1トランジスタQ1のエミッタ端子が抵抗R1を介してグラウンドに接続されていることから、第1トランジスタQ1の動作点の電圧 V_{be} が第2トランジスタQ2の動作点の電圧 V_{be} よりも低くなっている。

[0027] 第1トランジスタQ1及び第2トランジスタQ2の温度が高くなると、第1トランジスタQ1のコレクタ端子に流れる電流密度は一定のまま、第1トランジスタQ1の動作点は、電圧 V_{be} が点A1から矢印C1に示す分だけ下がり点B1となる。第2トランジスタQ2の動作点も、電圧 V_{be} が点A2から矢印C1に示す分と同じだけ矢印C2に示すように下がる。しかし、第2トランジスタQ2の温度が高くなることで、電圧 V_{be} が点A2から矢印C2に示す分だけ下がったときの点は、図4に示す破線のように温度が高いときの電圧 V_{be} と電流密度との関係を示すグラフ上にない。このため、第2トランジスタQ2について、動作点が当該グラフ上となるように、矢印Dに示す分、コレクタ端子の電流密度が小さくなる。このように、第1トランジスタQ1のエミッタ端子に抵抗R1が接続される場合であっても、第1トランジスタQ1及び第2トランジスタQ2の温度変化に応じて第2トランジスタQ2のコレクタ電流が変化し、増幅回路30の温度変化を検出することができる。

[0028] カレントミラー回路10によって温度から変換された電流（第2トランジスタQ2のコレクタ電流）を最終的に温度として検出できるように、温度検出回路1は、図2に示すように、第2トランジスタQ2のコレクタ端子に接続される検知回路20を備える。検知回路20は、当該電流を電圧に変換する回路である。具体的には、検知回路20は、それぞれバイポーラ型であり

、第2トランジスタQ2のコレクタ端子にベース端子が接続される第3トランジスタQ3、第3トランジスタQ3のコレクタ端子にベース端子が接続される第4トランジスタQ4、及び、第4トランジスタQ4のコレクタ端子にベース端子が接続される第5トランジスタQ5を有する。検知回路20は、第3トランジスタQ3のベース端子に入力される電流を、第5トランジスタQ5のエミッタ端子における電圧（端子Voutから出力される検知回路20の出力電圧）に変換する。

[0029] 例えば、第2トランジスタQ2のエミッタ端子に抵抗R1が接続されている場合に、増幅回路30の温度が高くなったとき、つまり、第2トランジスタQ2のコレクタ電流が大きくなったときを例に、端子Voutから出力される、増幅回路30の温度に対応した検知回路20の出力電圧について説明する。

[0030] 増幅回路30の温度が高くなり第2トランジスタQ2のコレクタ電流が大きくなると、第2トランジスタQ2のコレクタ端子に接続された第3トランジスタQ3のベース端子へ流れるベース電流は小さくなる。第3トランジスタQ3のベース電流が小さくなると、第3トランジスタQ3のコレクタ電流も小さくなる。第3トランジスタQ3のコレクタ電流が小さくなると、第3トランジスタQ3のコレクタ端子に接続された第4トランジスタQ4のベース端子へ流れるベース電流は大きくなる。第4トランジスタQ4のベース電流が大きくなると、第4トランジスタQ4のコレクタ電流も大きくなる。第4トランジスタQ4のコレクタ電流が大きくなると、第4トランジスタQ4のコレクタ電圧も上がる。ここで、第5トランジスタQ5はバッファとして機能するトランジスタであるため、第5トランジスタQ5のエミッタ電圧は、第4トランジスタのコレクタ電圧とほぼ同じ電圧（具体的には、第4トランジスタのコレクタ電圧に対して第5トランジスタのベース・エミッタ間電圧分だけ低い電圧）となる。したがって、第5トランジスタQ5のエミッタ電圧が大きくなり、すなわち端子Voutの出力電圧が大きくなる。このように、増幅回路30の温度が高くなるほど、第2トランジスタQ2のコレク

タ電流が大きくなり、端子Voutの出力電圧が大きくなる。

[0031] 図5は、増幅回路30の温度と検知回路20の出力電圧との関係を示すグラフである。上述したように、増幅回路30の温度が高くなるほど、端子Voutの出力電圧が大きくなることがわかる。

[0032] なお、詳細な説明は省略するが、第1トランジスタQ1のエミッタ端子に抵抗R1が接続されている場合には、増幅回路30の温度が高くなるほど、第2トランジスタQ2のコレクタ電流が小さくなり、端子Voutの出力電圧が小さくなる。この場合であっても、増幅回路30の温度が高くなるほど出力電圧が大きくなるか、又は、小さくなるかの違いはあるが、増幅回路30の温度と端子Voutから出力される出力電圧とは対応している。

[0033] 検知回路20は、温度依存性を有さない回路となっている。具体的には、図2に示すように検知回路20を構成することで、第3トランジスタQ3、第4トランジスタQ4及び第5トランジスタQ5の温度が変わってこれらのトランジスタの特性が変化したとしても、端子Voutの出力電圧が温度の影響を受けにくくすることができる。

[0034] また、例えば、増幅回路30の温度変化に対する第2トランジスタQ2のコレクタ電流の変化は微小である。これに対して、温度検出回路1が検知回路20を備えることで、容易に第2トランジスタQ2のコレクタ電流の変化（つまり、増幅回路30の温度の変化）を検知することができる。具体的には、図5に示すように、約100度の温度の変化が、0.5V程度の電圧の変化となる。

[0035] また、上述したように、第1トランジスタQ1の動作点と第2トランジスタQ2の動作点を異ならせるために、第1トランジスタQ1のエミッタ端子及び第2トランジスタQ2のエミッタ端子の一方に抵抗R1を接続している。このため、抵抗R1が接続されたトランジスタのコレクタ電流は抵抗R1によって流れにくくなる。これに対して、抵抗R1を介してグラウンドに接続される第1トランジスタQ1及び第2トランジスタQ2のうちの一方は、他方よりもサイズが大きい（具体的には、エミッタ面積が大きい）。これに

より、各動作点を異ならせるために抵抗R1を接続することで流れにくくなった電流を、エミッタ面積を大きくした分流れやすくすることができる。

[0036] また、例えば、温度検出回路1は、増幅回路30の信頼性を確保するため増幅回路30の温度検出を行うが、増幅回路30から出力される送信信号の電力の検出を行う機能も有していることが好ましい。温度検出用の回路及び電力検出用の回路をそれぞれ別途に設けるよりも小型化及び低コスト化が可能となるためである。図2に示していないが、例えばスイッチ等を用いることで、温度検出回路1が温度検出を行う場合と、電力検出を行う場合とが切り替えられる。具体的には、電力検出を行うときには、増幅回路30から出力される送信信号の一部が端子P A i nへ入力されるようにスイッチが切り替えられる。また、温度検出を行うときには、増幅回路30からの送信信号の一部がP A i nへ入力されないようにスイッチが切り替えられる。

[0037] なお、近年、複数の周波数帯域に対応可能な高周波モジュール等が開発されており、増幅回路30から出力される送信信号の周波数が固定とはならない場合がある。このため、検知回路20は、送信信号の電力の検出を行う際には周波数の影響を抑制することが望まれる。例えば、周波数の異なる複数の送信信号について端子P o u tの出力電力がそれぞれ同じであるときに、端子V o u tから出力される出力電圧もそれぞれ同じとなるようにすることが好ましい。つまり、周波数に応じて出力電圧が変化しないようにすることが好ましい。このように、検知回路20に温度検出の機能だけでなく電力検出の機能も持たせるためには、周波数の影響を抑制できることが好ましい。

[0038] そこで、第3トランジスタQ3のエミッタ端子及び第4トランジスタQ4のエミッタ端子は、抵抗とキャパシタとが並列接続された回路を介してグラウンドに接続される。具体的には、第3トランジスタQ3のエミッタ端子は、抵抗R2とキャパシタC1とが並列接続された回路を介してグラウンドに接続され、第4トランジスタQ4のエミッタ端子は、抵抗R3とキャパシタC2とが並列接続された回路を介してグラウンドに接続される。抵抗R2は第3トランジスタQ3のバイアスを調整するために設けられ、キャパシタC1は第

3トランジスタQ3のエミッタ端子を交流的に接地させるために設けられる。抵抗R3は第4トランジスタQ4のバイアスを調整するために設けられ、キャパシタC2は第4トランジスタQ4のエミッタ端子を交流的に接地させるために設けられる。パラメータが調整された抵抗R2及びR3、並びに、キャパシタC1及びC2を挿入することで、端子Voutの出力電圧と端子Poutの出力電力との関係を周波数ごとに調整することができる。したがって、検知回路20は、周波数の影響を抑制しつつ送信信号の電力の検出を行うことができるため、温度検出及び電力検出の両方を行うことができる。

[0039] なお、周波数の影響をより抑制するために、第3トランジスタQ3のベース端子と第4トランジスタQ4のベース端子とは抵抗とキャパシタとが直列接続された回路を介して接続されてもよい。これについて、図6から図7Bを用いて説明する。

[0040] 図6は、実施の形態の変形例に係る温度検出回路1aの一例を示す回路構成図である。

[0041] 温度検出回路1aは、検知回路20の代わりに検知回路20aを備える点だが、温度検出回路1と異なる。また、検知回路20aは、抵抗R6～R10並びにキャパシタC3及びC4をさらに備える点が検知回路20と異なる。その他の点は温度検出回路1におけるものと同じであるため説明は省略する。

[0042] 図6に示すように、第3トランジスタQ3のベース端子と第4トランジスタQ4のベース端子とは抵抗R7とキャパシタC3とが直列接続された回路を介して接続される。第3トランジスタQ3のベース端子と第4トランジスタQ4のベース端子とは抵抗R6を介して接続され、抵抗R7とキャパシタC3とが直列接続された回路と、抵抗R6とは並列接続される。第3トランジスタQ3のベース端子とコレクタ端子とは抵抗R8を介して接続される。第3トランジスタQ3のコレクタ端子と第4トランジスタQ4のベース端子とは抵抗R9を介して接続される。第4トランジスタQ4のベース端子と第5トランジスタQ5のベース端子とは抵抗R10とキャパシタC4とが直列

接続された回路を介して接続される。なお、少なくとも抵抗R 7及びキャパシタC 3が設けられていればよく、抵抗R 6、R 8、R 9及びR 10並びにキャパシタC 4は設けられていなくもよい。

[0043] このとき、第3トランジスタQ 3のベース端子と第4トランジスタQ 4のベース端子との間に抵抗R 6を挿入することにより、調整された抵抗R 6の抵抗値に応じて、端子P A i nに入力された信号に応じて端子V o u tから出力される出力電圧を調整することができる。例えば、端子P A i nに入力された信号の大きさが小さい場合には検知回路2 0 aの検知精度が下がり、端子V o u tから出力される出力電圧が端子P A i nに入力された信号に対応した電圧より低くなりやすい。その場合にも、抵抗値が調整された抵抗R 6が挿入されていることで、端子V o u tから出力される出力電圧を増加させて、端子P A i nに入力された信号に対応した電圧に近い電圧を出力しやすくなる。つまり、抵抗R 6が挿入されることで、端子P A i nに入力された信号が低減した場合であっても、端子V o u tから正確な出力電圧を出力することができる。従って、検知回路2 0 aの検知精度を向上しやすくなる。

[0044] 端子P A i nに入力された信号は、抵抗R 6～R 9及びキャパシタC 3を通じて第4トランジスタQ 4のベース端子に供給される。端子P A i nに入力された信号が増大すると、第4トランジスタQ 4を流れる電流量は、抵抗R 6～R 9及びキャパシタC 3のパラメータに応じて増加する。当該信号が増大するにつれて、第5トランジスタQ 5のベース端子に流れる電流も大きくなり、端子V o u tの出力電圧は大きくなる。つまり、パラメータが調整された抵抗R 6～R 9及びキャパシタC 3を挿入することで、端子V o u tの出力電圧と端子P o u tの出力電力との関係を周波数ごとに調整することができる。

[0045] 図7 Aは、実施の形態における送信電力と検知回路2 0の出力電圧との関係を示すグラフである。図7 Aは、抵抗R 6～R 9及びキャパシタC 3が設けられていないときの送信電力と検知回路2 0の出力電圧との関係を示すグ

ラフである。例えば、送信信号の周波数が5.18GHzのときの上記関係を実線、5.5GHzのときの上記関係を破線、5.9GHzのときの上記関係を点線で示している。

[0046] 上述したように、抵抗R2及びR3、並びに、キャパシタC1及びC2を挿入することで、端子Voutの出力電圧と端子Poutの出力電力との関係を周波数ごとに調整することができる。しかし、抵抗R2及びR3、並びに、キャパシタC1及びC2のパラメータを挿入することによって、周波数ごとに上記関係を示す曲線の電圧値を全体的に平行移動させる調整はできるが、上記関係の傾きを調整することが難しい。このため、図7Aに示すように、上記関係を示す曲線を平行移動させることで、特定の出力電力（例えば出力電力-5dBm）における出力電圧を周波数ごとに同じにすることはできるが、周波数ごとに上記傾きを調整することは難しく出力電力が大きくなるにつれて周波数ごとに出力電圧が異なっている。

[0047] 図7Bは、実施の形態の変形例における送信電力と検知回路20aの出力電圧との関係を示すグラフである。図7Bは、抵抗R6～R9及びキャパシタC3が設けられているときの送信電力と検知回路20aの出力電圧との関係を示すグラフである。例えば、送信信号の周波数が5.18GHzのときの上記関係を実線、5.5GHzのときの上記関係を破線、5.9GHzのときの上記関係を点線で示している。

[0048] パラメータが調整された抵抗R6～R9及びキャパシタC3を挿入することで、周波数ごとに上記関係の傾きを調整することができおり、出力電力が大きくなるにつれて周波数ごとに出力電圧も同じように変化することがわかる。このように、少なくとも第3トランジスタQ3のベース端子と第4トランジスタQ4のベース端子とは抵抗R7とキャパシタC3とが直列接続された回路を介して接続されることで、周波数の影響をより抑制することができる。

[0049] なお、第4トランジスタQ4のコレクタ端子に接続された抵抗R4及びエミッタ端子に接続された抵抗R5についても抵抗値を調整して挿入すること

で、上記傾きを調整することができる。

[0050] また、図6に示したように、抵抗R7とキャパシタC3とが直列接続された回路を介して第3トランジスタQ3のベース端子と第4トランジスタQ4のベース端子とを接続することに加えて、抵抗R10とキャパシタC4とが直列接続された回路を介して第4トランジスタQ4のベース端子と第5トランジスタQ5のベース端子とを接続すれば、検知回路20aの検知精度をより向上できる。

[0051] 第5トランジスタQ5のベース端子には、抵抗R7とキャパシタC3とが直列接続された回路、及び、抵抗R10とキャパシタC4とが直列接続された回路を介して端子P A i nに入力された信号が供給される。端子P A i nに入力された信号が増大すると、第5トランジスタQ5を流れる電流量は、抵抗R6～R10並びにキャパシタC3及びC4のパラメータに応じて増加する。当該信号が増大するにつれて、第5トランジスタQ5のベース端子に流れる電流も大きくなり、端子V o u tの出力電圧は大きくなる。例えば、P A i nに入力された信号の大きさが大きい場合には検知回路20aに含まれるバイポーラトランジスタの飽和領域の影響で検知回路20aの検知精度が下がり、端子V o u tから出力される出力電圧が端子P A i nに入力された信号に対応した電圧より低くなりやすい。これに対して、その場合にも、抵抗値が調整された抵抗R10及び容量値が調整されたキャパシタC4を挿入すれば、端子V o u tから出力される出力電圧を増加させて、端子P A i nに入力された信号に対応した電圧に近い電圧を出力しやすくなる。つまり、抵抗R7及びキャパシタC3が挿入されることで、端子P A i nに入力された信号が増大した場合であっても、端子V o u tから正確な出力電圧を出力することができ、ダイナミックレンジを広げることができる。従って、検知回路20aの検知精度を向上しやすくなる。

[0052] また、温度検出回路1、1aが温度検出又は電力検出を行わない際には、消費電力を低減することが好ましい。そこで、第3トランジスタQ3のエミッタ端子及び第4トランジスタQ4のエミッタ端子は、スイッチSW1を介

してグラウンドに接続される。具体的には、抵抗R2及びR3とグラウンドとの間でスイッチSW1が直列接続される。また、第5トランジスタQ5のエミッタ端子はスイッチSW2を介してグラウンドに接続される。例えば、スイッチSW1及びSW2は、FET (Field Effect Transistor) である。例えば、端子PAenにイネーブル信号が入力されることでスイッチSW1及びSW2は導通状態となり、第3トランジスタQ3、第4トランジスタQ4及び第5トランジスタQ5のエミッタ端子は、グラウンドに接続される。つまり、温度検出回路1、1aが温度検出又は電力検出を行わない際には、スイッチSW1及びSW2を非導通状態とすることで、温度検出回路1、1aが機能しないようにすることができ、消費電力を低減することができる。

[0053] 以上説明したように、温度検出回路1、1aによれば、第1トランジスタQ1及び第2トランジスタQ2の温度変化に基づいて増幅回路30の温度を検出できる。具体的には、第1トランジスタQ1及び第2トランジスタQ2のうちの一方のエミッタ端子は、抵抗R1を介してグラウンドに接続され、他方のエミッタ端子は抵抗を介さずにグラウンドに接続されることで、増幅回路30の温度の検出を実現できる。より具体的には、抵抗R1によって、各トランジスタの動作点を異ならせることができ、第1トランジスタQ1及び第2トランジスタQ2の温度変化を電流に変換できる。この電流を検知することで増幅回路30の温度を検出できる。

[0054] (その他の実施の形態)

以上、本発明に係る温度検出回路1、1aについて、実施の形態を挙げて説明したが、本発明は、上記実施の形態に限定されるものではない。上記実施の形態における任意の構成要素を組み合わせる別の実施の形態や、上記実施の形態に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る温度検出回路1、1aを内蔵した各種機器も本発明に含まれる。

[0055] 例えば、上記実施の形態では、増幅回路30から出力された信号は方向性

結合器40を用いて取り出され温度検出回路1、1aに入力されるが、これに限らない。例えば、増幅回路30から出力された信号は方向性結合器40を介さずに直接取り出されてもよい。

[0056] また、例えば、上記実施の形態では、温度検出回路1、1aは、検知回路20、20aを備えるが、これに限らない。例えば、温度検出回路1、1aは、検知回路20、20aを備えていなくてもよい。温度検出回路1、1aが検知回路20、20aを備えていることで、第2トランジスタQ2のコレクタ電流の変化を容易に検知することができるが、検知回路20、20aを備えていなくても、第2トランジスタQ2のコレクタ電流の変化を検知することは可能であるためである。

[0057] また、例えば、上記実施の形態では、カレントミラー回路10と増幅回路30との距離が接近して配置されていることを説明するために、カレントミラー回路10と増幅回路30との距離を検知回路20、20aと増幅回路30との距離よりも小さいとして説明した。しかし、増幅回路30の温度がカレントミラー回路10に伝わる程度にカレントミラー回路10と増幅回路30との距離が接近して配置されていれば、カレントミラー回路10と増幅回路30との距離は、検知回路20、20aと増幅回路30との距離よりも大きくてもよい。

[0058] また、例えば、上記実施の形態では、第3トランジスタQ3のエミッタ端子及び第4トランジスタQ4のエミッタ端子は、スイッチSW1を介してグラウンドに接続されるが、これに限らず、スイッチSW1を介さずにグラウンドに接続されてもよい。

[0059] また、例えば、第3トランジスタQ3のエミッタ端子及び第4トランジスタQ4のエミッタ端子は、抵抗とキャパシタとが並列接続された回路を介してグラウンドに接続されるが、これに限らず、当該回路を介さずにグラウンドに接続されてもよい。

[0060] また、例えば、温度検出回路1、1aに用いられる抵抗は可変抵抗であってもよいし、コンデンサは可変コンデンサであってもよい。

産業上の利用可能性

[0061] 本発明は、増幅回路から出力された信号の電力を検出する回路に利用できる。

符号の説明

[0062] 1、1 a 温度検出回路
10 カレントミラー回路
20、20 a 検知回路
30 増幅回路
40 方向性結合器
C1、C2、C3、C4 キャパシタ
Q1 第1トランジスタ
Q2 第2トランジスタ
Q3 第3トランジスタ
Q4 第4トランジスタ
Q5 第5トランジスタ
R1、R2、R3、R4、R5、R6、R7、R8、R9、R10 抵抗
SW1、SW2 スイッチ

請求の範囲

- [請求項1] 増幅回路の温度を検出する温度検出回路であって、
バイポーラ型の第1トランジスタと、
バイポーラ型の第2トランジスタと、を備え、
前記第1トランジスタ及び前記第2トランジスタはカレントミラー回路を構成し、
前記第1トランジスタ及び前記第2トランジスタの温度変化に基づいて前記増幅回路の温度を検出する、
温度検出回路。
- [請求項2] 増幅回路の温度を検出する温度検出回路であって、
バイポーラ型の第1トランジスタと、
バイポーラ型の第2トランジスタと、を備え、
前記第1トランジスタ及び前記第2トランジスタはカレントミラー回路を構成し、
前記第1トランジスタ及び前記第2トランジスタのうちの一方向のエミッタ端子は、抵抗を介してグラウンドに接続され、他方向のエミッタ端子は抵抗を介さずにグラウンドに接続される、
温度検出回路。
- [請求項3] 抵抗を介してグラウンドに接続される前記第1トランジスタ及び前記第2トランジスタのうちの一方向は、他方よりもエミッタ面積が大きい、
、
請求項2に記載の温度検出回路。
- [請求項4] さらに、前記第2トランジスタのコレクタ端子に接続される検知回路を備え、
前記カレントミラー回路は、前記第1トランジスタ及び前記第2トランジスタの温度変化を電流に変換し、
前記検知回路は、前記電流を電圧に変換する、
請求項1～3のいずれか1項に記載の温度検出回路。

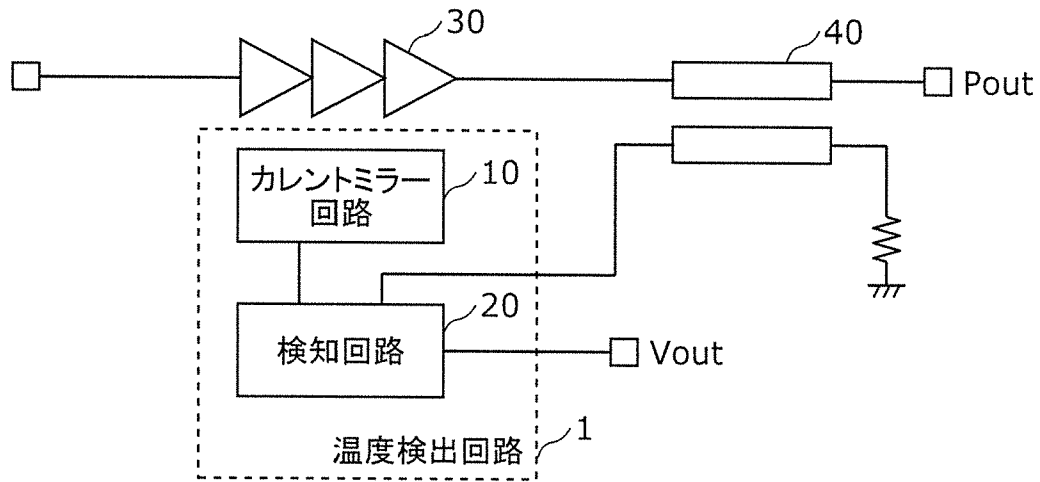
- [請求項5] 前記検知回路は、温度依存性を有さない、
請求項4に記載の温度検出回路。
- [請求項6] 前記検知回路は、前記増幅回路と同一チップ内に形成され、
前記カレントミラー回路と前記増幅回路との距離は、前記検知回路
と前記増幅回路との距離よりも小さい、
請求項4又は5に記載の温度検出回路。
- [請求項7] 前記検知回路は、
前記第2トランジスタのコレクタ端子にベース端子が接続されるバ
イポーラ型の第3トランジスタと、
前記第3トランジスタのコレクタ端子にベース端子が接続されるバ
イポーラ型の第4トランジスタと、
前記第4トランジスタのコレクタ端子にベース端子が接続されるバ
イポーラ型の第5トランジスタを有し、
前記検知回路は、前記第3トランジスタのベース端子に入力される
前記電流を、前記第5トランジスタのエミッタ端子における電圧に変
換する、
請求項4～6のいずれか1項に記載の温度検出回路。
- [請求項8] 前記第3トランジスタのエミッタ端子及び前記第4トランジスタの
エミッタ端子は、スイッチを介してグラウンドに接続される、
請求項7に記載の温度検出回路。
- [請求項9] 前記第3トランジスタのエミッタ端子及び前記第4トランジスタの
エミッタ端子は、抵抗とキャパシタとが並列接続された回路を介して
グラウンドに接続される、
請求項7又は8に記載の温度検出回路。
- [請求項10] 前記第3トランジスタのベース端子と前記第4トランジスタのベー
ス端子とは抵抗とキャパシタとが直列接続された回路を介して接続さ
れる、
請求項7～9のいずれか1項に記載の温度検出回路。

要 約 書

温度検出回路（1）は、バイポーラ型の第1トランジスタ（Q1）と、バイポーラ型の第2トランジスタ（Q2）と、を備え、第1トランジスタ（Q1）及び第2トランジスタ（Q2）はカレントミラー回路（10）を構成し、第1トランジスタ（Q1）及び第2トランジスタ（Q2）の温度変化に基づいて増幅回路（30）の温度を検出する。

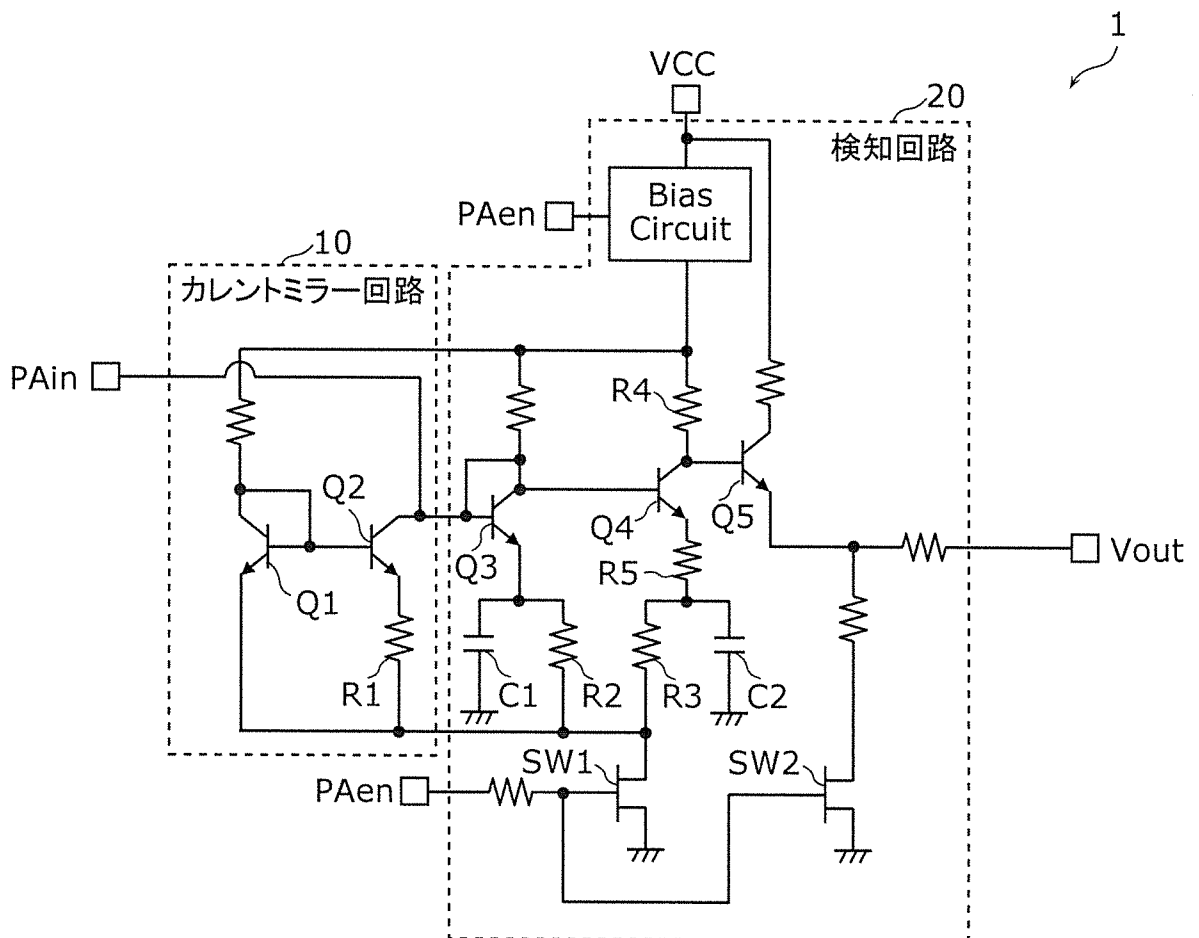
[図1]

図1



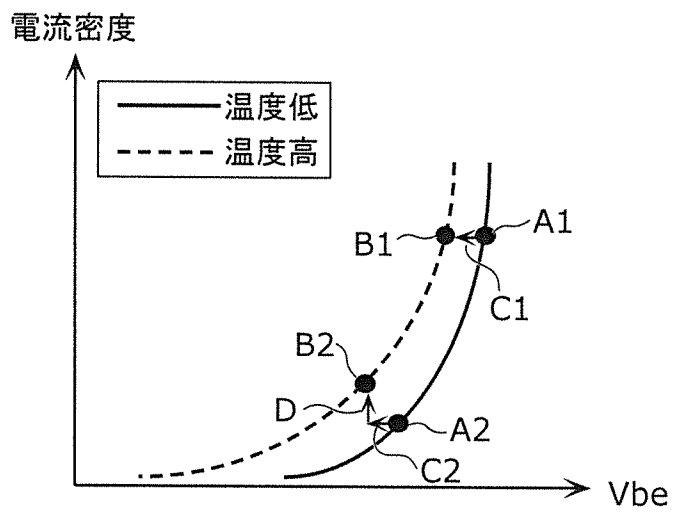
[図2]

図2



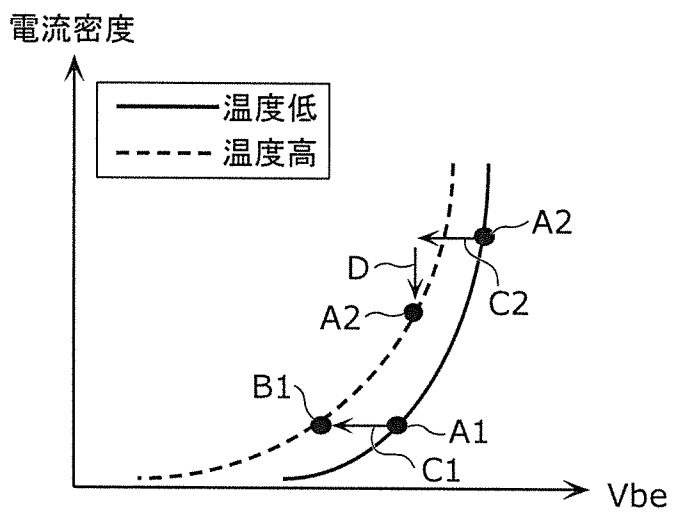
[図3]

図3



[図4]

図4



[圖5]

圖5

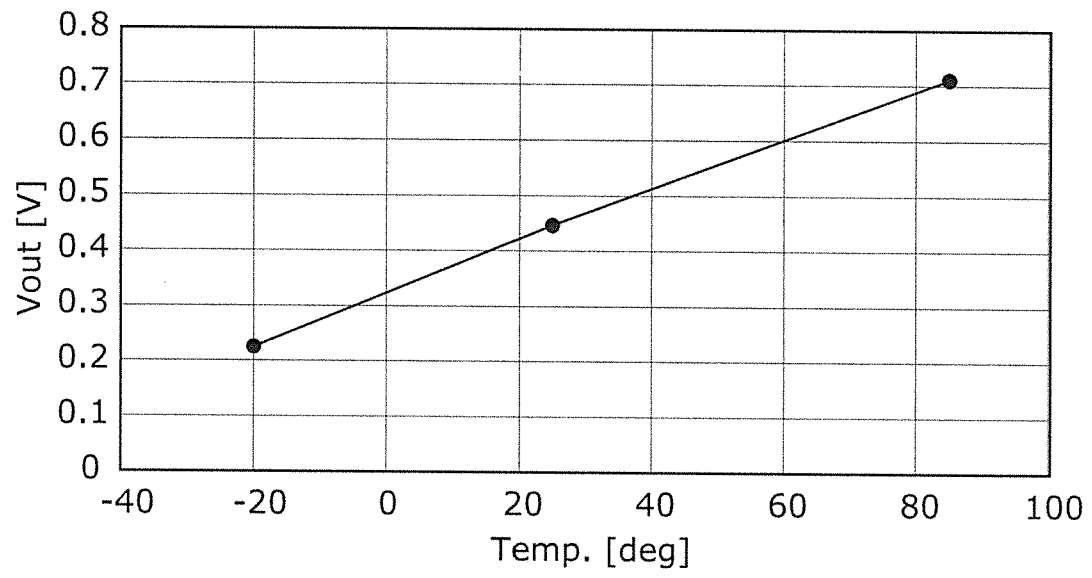
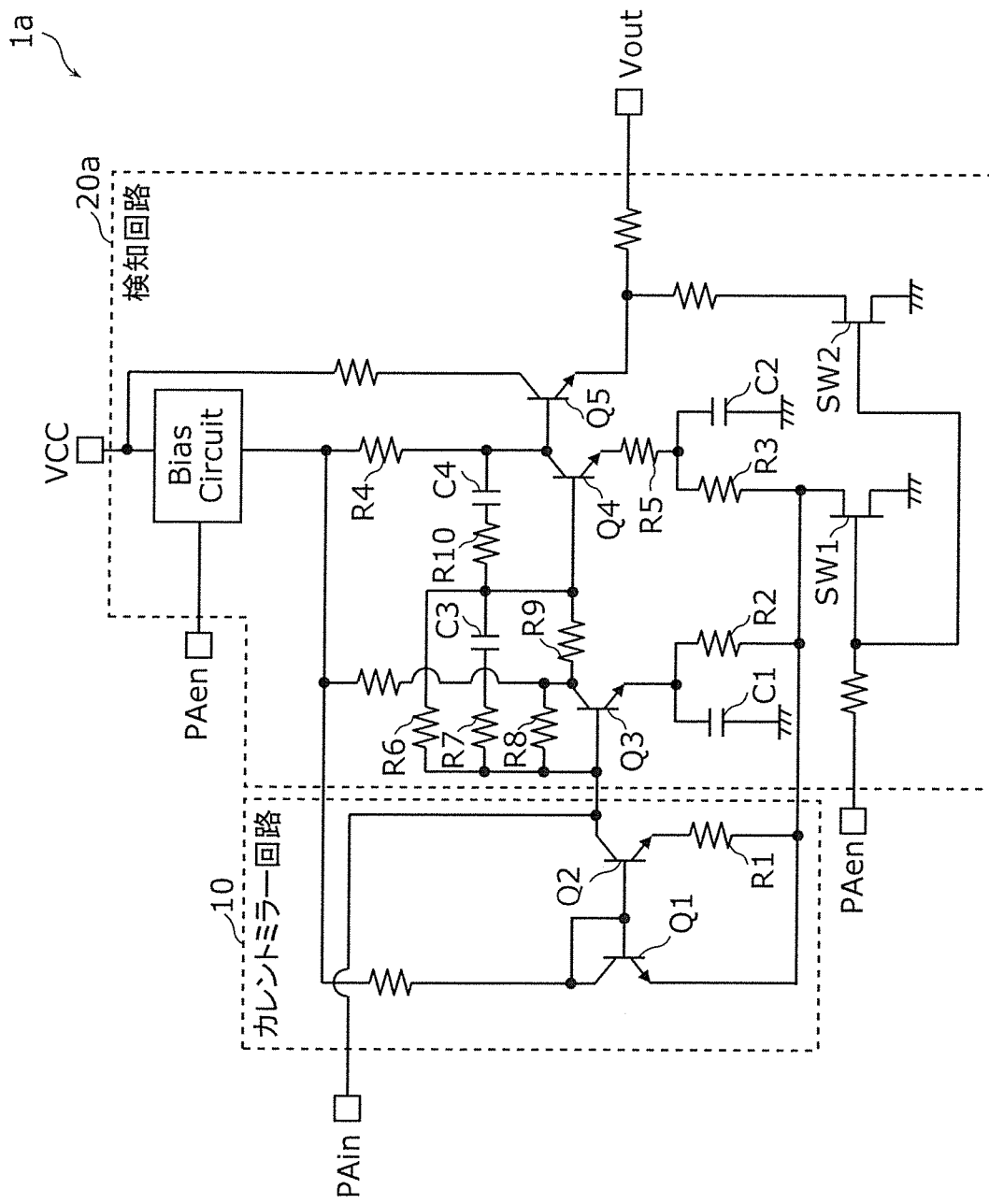


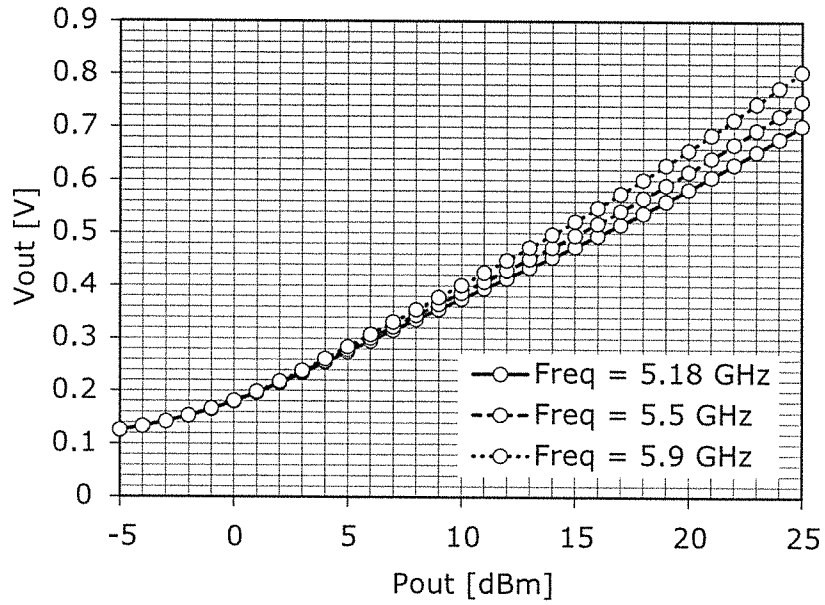
図6

[図6]



[7A]

7A



[7B]

7B

