

说明书

组合传感器

5 技术领域

本发明涉及传感器技术领域，特别涉及一种组合传感器。

背景技术

两个MEMS芯片和两个ASIC芯片封装形成组合传感器，具体为第一MEMS芯片和第一ASIC芯片电连接，第二MEMS芯片和第二ASIC芯片电连接，第一MEMS芯片为电容式结构，第二MEMS芯片的工作电压为交流电压，由于封装空间较为紧凑，在组合传感器工作时，由于寄生电容效应的存在，第一MEMS芯片的本底噪声较大，从而影响了组合传感器的整体性能。

15 发明内容

本发明的主要目的是提出一种组合传感器，旨在提升组合传感器的性能。为实现上述目的，本发明公开了一种组合传感器，所述组合传感器包括：基板，所述基板具有上表面和下表面；

第一MEMS芯片和第一ASIC芯片，所述第一MEMS芯片和所述第一ASIC芯片安装至所述基板上表面，所述第一MEMS芯片和所述第一ASIC芯片电连接，所述第一MEMS芯片为电容式结构；以及

第二MEMS芯片和第二ASIC芯片，所述第二MEMS芯片和所述第二ASIC芯片安装至所述基板上表面，所述第二MEMS芯片和所述第二ASIC芯片电连接，所述第二MEMS芯片的工作电压为交流电压；

所述第一MEMS芯片和所述第二ASIC芯片的最短距离为 d_1 ， $d_1 \geq 0.3\text{mm}$ ，所述第一ASIC芯片和所述第二ASIC芯片的最短距离为 d_2 ， $d_2 \geq 1.2\text{mm}$ 。

在本发明的一实施例中，所述最短距离 d_1 形成于所述第一MEMS芯片的侧面和所述第二ASIC芯片的侧面之间；

所述最短距离 d_2 形成于所述第一ASIC芯片的侧面和所述第二ASIC芯

片的侧面之间。

在本发明的一实施例中，所述第一 MEMS 芯片呈长方体，所述第一 ASIC 芯片呈长方体，所述第二 ASIC 芯片呈长方体；

所述最短距离 d_1 形成于所述第一 MEMS 芯片的侧棱与所述第二 ASIC 芯片的侧棱之间；

所述最短距离 d_2 形成于所述第一 ASIC 芯片的侧棱和所述第二 ASIC 芯片的侧棱之间。

在本发明的一实施例中，所述第一 MEMS 芯片与所述第二 MEMS 芯片的最短距离的连线为 a ，所述第一 ASIC 芯片和所述第二 ASIC 芯片的最短距离的连线为 b ， a 与 b 相交。

在本发明的一实施例中，所述第一 MEMS 芯片和所述第二 MEMS 芯片并排设置。

在本发明的一实施例中，所述基板呈矩形，所述第一 ASIC 芯片和所述第二 ASIC 芯片分布在所述基板的对角方向上。

在本发明的一实施例中，所述第一 MEMS 芯片的体积小于所述第二 MEMS 芯片或第二 ASIC 芯片的体积；

和/或，所述第一 MEMS 芯片的工作电压为直流电压；

和/或，所述基板为电路板。

在本发明的一实施例中，所述第一 MEMS 芯片为麦克风芯片。

在本发明的一实施例中，所述基板设有声孔，所述麦克风芯片覆盖所述声孔。

在本发明的一实施例中，所述组合传感器还包括罩壳，所述罩壳设于所述基板的上表面，与所述基限定出封装腔；

所述第一 MEMS 芯片、所述第一 ASIC 芯片、所述第二 MEMS 芯片和所述第二 ASIC 芯片设于所述封装腔。

本发明技术方案在基板上设置第一 MEMS 芯片和与第一 MEMS 芯片相对应的第一 ASIC 芯片，第二 MEMS 芯片和与第二 MEMS 芯片相对应的第二 ASIC 芯片，将第一 MEMS 芯片和第二 ASIC 芯片的最短距离设置为大于等于 0.3mm，将第一 ASIC 芯片和第二 ASIC 芯片的最短距离设置为大于等于 1.2mm，如此减弱寄生电容效应，从而减小了电磁感应，使得组合传感器工作

时，第一 MEMS 芯片的本底噪声大幅度下降，提升了组合传感器的整体性能。

附图说明

5 为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图示出的结构获得其他的附图。

图1为本发明一实施例中组合传感器结构示意图；

10 图2为本发明一实施例中组合传感器结构示意图；

图3为本发明一实施例中组合传感器结构示意图。

附图标号说明：

标号	名称	标号	名称
100	基板	320	第一ASIC芯片
110	上表面	410	第二MEMS芯片
310	第一MEMS芯片	420	第二ASIC芯片

本发明目的的实现、功能特点及优点将结合实施例，参照附图做进一步说明。

15

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明的一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

20 需要说明，本发明实施例中所有方向性指示（诸如上、下、左、右、前、后……）仅用于解释在某一特定姿态（如附图所示）下各部件之间的相对位置关系、运动情况等，如果该特定姿态发生改变时，则该方向性指示也相应地随之改变。

25 在本发明中，除非另有明确的规定和限定，术语“连接”、“固定”等应做广义理解，例如，“固定”可以是固定连接，也可以是可拆卸连接，或成一

体；可以是机械连接，也可以是电连接；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通或两个元件的相互作用关系，除非另有明确的限定。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本发明中的具体含义。

5 另外，在本发明中如涉及“第一”、“第二”等的描述仅用于描述目的，而不能理解为指示或暗示其相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括至少一个该特征。另外，各个实施例之间的技术方案可以相互结合，但是必须是以本领域普通技术人员能够实现为基础，当技术方案的结合出现相互矛盾或无法实现时应当认为这种技术方案的结合不存在，也不在本发明要求的保护范围之内。

15 在本发明中，两个MEMS芯片和两个ASIC芯片封装形成组合传感器，具体为第一MEMS芯片310和第一ASIC芯片320电连接，第二MEMS芯片410和第二ASIC芯片420电连接，第一MEMS芯片310为电容式结构，第二MEMS芯片410的工作电压为交流电压，由于封装结构较为紧凑，在组合传感器工作时，第一MEMS芯片310的本底噪声较大，从而影响了组合传感器的整体性能。

为了解决以上技术问题，本发明提出一种组合传感器。

在本发明的一实施例中，如图1所示，所述组合传感器包括：

基板100，所述基板100具有上表面110和下表面；

20 第一MEMS芯片310和第一ASIC芯片320，所述第一MEMS芯片310和所述第一ASIC芯片320安装至所述基板100的上表面110，所述第一MEMS芯片310和所述第一ASIC芯片320电连接，所述第一MEMS芯片310为电容式结构；以及

25 第二MEMS芯片410和第二ASIC芯片420，所述第二MEMS芯片410和所述第二ASIC芯片420安装至所述基板100的上表面110，所述第二MEMS芯片410和所述第二ASIC芯片420电连接，所述第二MEMS芯片410的工作电压为交流电压；

30 所述第一MEMS芯片310和所述第二ASIC芯片420的最短距离为 d_1 ， $d_1 \geq 0.3\text{mm}$ ，所述第一ASIC芯片320和所述第二ASIC芯片420的最短距离为 d_2 ， $d_2 \geq 1.2\text{mm}$ 。

在本实施例中，组合传感器的基板100呈矩形，可采用本领域技术人员熟知的电路板作为基板100。

MEMS（Micro-Electro-Mechanical System，微机电系统）芯片是一个独立的智能系统，其内部结构一般在微米甚至纳米量级，具有体积小、重量轻、功耗低、耐用性好、性能稳定等特点，随着电子设备的小巧化、轻薄化发展，MEMS芯片越来越广泛地运用在这些设备上。ASIC（Application Specific Integrated Circuit，集成电路）芯片用于对电信号进行处理，例如放大。对于本领域技术人员而言，可采用熟知的方式将MEMS芯片和ASIC芯片贴装到基板100上。

本实施例中设置了第一MEMS芯片310和第一ASIC芯片320，第一MEMS芯片310和第一ASIC芯片320电连接。第一MEMS芯片310上设有接口，第一ASIC芯片320上设有接口，第一MEMS芯片310的接口通过金属线与第一ASIC芯片320的接口键合，从而实现电连接。例如，金属线的材质为金，对第一MEMS芯片310和第一ASIC芯片320使用胶黏剂处理使得第一MEMS芯片310和第一ASIC芯片320具有良好的粘结性能，使用高纯度的金材质的金属线把第一MEMS芯片310的接口和第一ASIC芯片320的接口键合，从而实现第一MEMS芯片310和第一ASIC芯片320的电连接。对于第二MEMS芯片410和第二ASIC芯片420的电连接亦是如此。

第一MEMS芯片310为电容式结构，所述第二MEMS芯片410的工作电压为交流电压，因此与第二MEMS芯片410电连接的第二ASIC芯片420工作中的信号为交流电信号，由于封装结构较为紧凑，会导致第一MEMS芯片310的本底噪声较大。为了保证第一MEMS芯片310具有良好的本底噪声表现，例如在第一MEMS芯片310为麦克风芯片时，需要确保其具有较低的本底噪声，本实施例通过d1和d2距离的限定，减弱第一MEMS芯片310和第二ASIC芯片420之间，以及第一ASIC芯片320和第二ASIC芯片420之间的寄生电容效应，从而减小电磁感应，使得组合传感器在工作时，第一MEMS芯片310的本底噪声大幅度下降，进而提升组合传感器的整体性能。

在本发明的一实施例中，所述最短距离d1形成于所述第一MEMS芯片310的侧面和所述第二ASIC芯片420的侧面之间；

所述最短距离d2形成于所述第一ASIC芯片320的侧面和所述第二ASIC芯

片420的侧面之间。

在本实施例中，最短距离d1形成于第一MEMS芯片310的侧面和所述第二ASIC芯片420的侧面之间，例如，第一MEMS芯片310的侧面具有一连接点，第二ASIC芯片420的侧面具有一连接点，第一MEMS芯片310的连接点和第二ASIC芯片420的连接点的连线距离为第一MEMS芯片310和第二ASIC芯片的最短距离，最短距离d2亦是如此。第一MEMS芯片310、第一ASIC芯片320和第二ASIC芯片420为立体结构，如此，使得在面积有限的基板100上确保d1和d2实现最大值，以降低第一MEMS芯片310的本底噪声。

在本发明的一实施例中，所述第一MEMS芯片310呈长方体，所述第一ASIC芯片320呈长方体，所述第二ASIC芯片420呈长方体；

所述最短距离d1形成于所述第一MEMS芯片310的侧棱与所述第二ASIC芯片420的侧棱之间；

所述最短距离d2形成于所述第一ASIC芯片320的侧棱和所述第二ASIC芯片420的侧棱之间。

正方体为特殊的长方体，在本实施例中，最短距离d1形成于所述第一MEMS芯片310的侧棱与所述第二ASIC芯片420的侧棱之间，例如，第一MEMS芯片310的侧棱具有一连接点，第二ASIC芯片420的侧棱具有一连接点，第一MEMS芯片310的连接点和第二ASIC芯片420的连接点的连线距离为第一MEMS芯片310和第二ASIC芯片的最短距离，最短距离d2亦是如此。如此，在有限的封装空间以及减小第一MEMS芯片310本底噪声的前提下，使得各芯片的排布更为规整。

在本发明的一实施例中，如图2所示，所述第一MEMS芯片310与所述第二MEMS芯片410的最短距离的连线为a，所述第一ASIC芯片320和所述第二ASIC芯片420的最短距离的连线为b，a与b相交。在本实施例中，定义一平面直角坐标系XOY，第二MEMS芯片410和第二ASIC芯片420依次沿着Y方向排布，第一MEMS芯片310和第一ASIC芯片320依次沿着Y方向的相反方向排布，在a和b相交时，能最大化地利用有限的封装空间。

进一步地，所述第一MEMS芯片310和所述第二MEMS芯片410并排设置。并排设置即呈一直线设置，例如参照图1所示，第二MEMS芯片410和第一MEMS芯片310沿着X方向依次排布，两者呈并排设置，如此，能最大限度地

保证产品小型化的前提下，确保d1和d2足够大，以减小第一MEMS芯片310的本底噪声

5 在本发明的一实施例中，如图1和2所示，所述基板100呈矩形，所述第一ASIC芯片320和所述第二ASIC芯片420分布在所述基板100的对角方向上。矩形包括正方形和长方形，如图1和2所示，在本实施例中，基板100呈长方向，第一ASIC芯片320和第一MEMS芯片310排布在基板100的右边，第一ASIC芯片320位于基板100右下角，第二ASIC芯片420和第二MEMS芯片410排布在基板100的左边，第二ASIC芯片420位于基板100的左上角，如此能在保证d1的距离的情况下，有效增大d2的距离。

10 在本发明的一实施例中，如图3所示，所述第一MEMS芯片310的体积小于所述第二MEMS芯片410或第二ASIC芯片420的体积。在本实施例中，通过缩小第一MEMS芯片310的体积，从而增大了d1的值，在相同的封装面积下，能进一步地减小寄生电容效应，降低第一MEMS芯片310的本底噪声。

15 在本发明的一实施例中，所述第一MEMS芯片310的工作电压为直流电压。

在本发明的一实施例中，所述第一MEMS芯片310为麦克风芯片。在本实施例中，第一MEMS芯片310为麦克风芯片，其可以将声音信号转换为电信号，从而实现声音的捕获。

20 进一步地，所述基板100设有声孔（图中未示出），所述麦克风芯片（第一MEMS芯片310）覆盖所述声孔。

在本实施例中，麦克风芯片（第一MEMS芯片310）覆盖声孔，外界声音可以通过声孔传递至麦克风芯片（第一MEMS芯片310），从而便于麦克风芯片（第一MEMS芯片310）获取声音信号。

25 在本发明的一实施例中，所述基板100为电路板。电路板上形成有电路，电路板可以根据本领域技术人员所熟知的方式进行制作。

在本发明的一实施例中，所述组合传感器还包括罩壳（图中未示出），所述罩壳设于所述基板100的上表面110，与所述基板100限定出封装腔；

所述第一MEMS芯片310、所述第一ASIC芯片320、所述第二MEMS芯片410和所述第二ASIC芯片420设于所述封装腔。

30 在本实施例中，罩壳设于基板100的上表面110，两者共同限定出封装腔。

具体为，罩壳包括盖板以及形成在盖板边缘位置的围板，盖板和围板可以一体成型，围板围设盖板形成一个开口的凹腔，罩壳通过围板贴装至基板100上，从而形成一个封闭的封装腔。罩壳与基板100的贴装可通过贴片胶贴装，或者通过焊锡焊接，从而形成一个封装结构。该封装结构用于封装各芯片，各芯片安装在封装腔对应的基板100的上表面，避免外界信号的干扰。

进一步地，罩壳的材质为金属，也即罩壳形成一个电磁屏蔽罩，满足各芯片的封装需求，保护各芯片不受外部电磁信号的干扰。

以上所述仅为本发明的优选实施例，并非因此限制本发明的专利范围，凡是在本发明的发明构思下，利用本发明说明书及附图内容所作的等效结构变换，或直接/间接运用在其他相关的技术领域均包括在本发明的专利保护范围内。

权 利 要 求 书

1、一种组合传感器，其特征在于，所述组合传感器包括：

基板，所述基板具有上表面和下表面；

5 第一 MEMS 芯片和第一 ASIC 芯片，所述第一 MEMS 芯片和所述第一 ASIC 芯片安装至所述基板的上表面，所述第一 MEMS 芯片和所述第一 ASIC 芯片电连接，所述第一 MEMS 芯片为电容式结构；以及

第二 MEMS 芯片和第二 ASIC 芯片，所述第二 MEMS 芯片和所述第二 ASIC 芯片安装至所述基板的上表面，所述第二 MEMS 芯片和所述第二 ASIC 芯片电连接，所述第二 MEMS 芯片的工作电压为交流电压；

10 所述第一 MEMS 芯片和所述第二 ASIC 芯片的最短距离为 d_1 ， $d_1 \geq 0.3\text{mm}$ ，所述第一 ASIC 芯片和所述第二 ASIC 芯片的最短距离为 d_2 ， $d_2 \geq 1.2\text{mm}$ 。

15 2、如权利要求 1 所述的组合传感器，其特征在于，所述最短距离 d_1 形成于所述第一 MEMS 芯片的侧面和所述第二 ASIC 芯片的侧面之间；

所述最短距离 d_2 形成于所述第一 ASIC 芯片的侧面和所述第二 ASIC 芯片的侧面之间。

20 3、如权利要求 1 所述的组合传感器，其特征在于，所述第一 MEMS 芯片呈长方体，所述第一 ASIC 芯片呈长方体，所述第二 ASIC 芯片呈长方体；

所述最短距离 d_1 形成于所述第一 MEMS 芯片的侧棱与所述第二 ASIC 芯片的侧棱之间；

25 所述最短距离 d_2 形成于所述第一 ASIC 芯片的侧棱和所述第二 ASIC 芯片的侧棱之间。

4、如权利要求 1 至 3 任一项所述的组合传感器，其特征在于，所述第一 MEMS 芯片与所述第二 MEMS 芯片的最短距离的连线为 a ，所述第一 ASIC 芯片和所述第二 ASIC 芯片的最短距离的连线为 b ， a 与 b 相交。

5、如权利要求 4 所述的组合传感器，其特征在于，所述第一 MEMS 芯片和所述第二 MEMS 芯片并排设置。

6、如权利要求 1 所述的组合传感器，其特征在于，所述基板呈矩形，所述第一 ASIC 芯片和所述第二 ASIC 芯片分布在所述基板的对角方向上。

7、如权利要求 1 所述的组合传感器，其特征在于，所述第一 MEMS 芯片的体积小于所述第二 MEMS 芯片或第二 ASIC 芯片的体积；

和/或，所述第一 MEMS 芯片的工作电压为直流电压；

和/或，所述基板为电路板。

8、如权利要求 1 所述的组合传感器，其特征在于，所述第一 MEMS 芯片为麦克风芯片。

9、如权利要求 8 所述的组合传感器，其特征在于，所述基板设有声孔，所述麦克风芯片覆盖所述声孔。

10、如权利要求 1 所述的组合传感器，其特征在于，所述组合传感器还包括罩壳，所述罩壳设于所述基板的上表面，与所述基限定出封装腔；

所述第一 MEMS 芯片、所述第一 ASIC 芯片、所述第二 MEMS 芯片和所述第二 ASIC 芯片设于所述封装腔。

说明书摘要

本发明公开了一种组合传感器，组合传感器包括：基板，基板具有上表面和下表面；第一 MEMS 芯片和第一 ASIC 芯片，第一 MEMS 芯片和第一 ASIC 芯片安装至基板的上表面，第一 MEMS 芯片和第一 ASIC 芯片电连接，第一 MEMS 芯片为电容式结构；以及第二 MEMS 芯片和第二 ASIC 芯片，第二 MEMS 芯片和第二 ASIC 芯片安装至基板的上表面，第二 MEMS 芯片和第二 ASIC 芯片电连接，第二 MEMS 芯片的工作电压为交流电压；第一 MEMS 芯片和第二 ASIC 芯片的最短距离为 d_1 ， $d_1 \geq 0.3\text{mm}$ ，第一 ASIC 芯片和第二 ASIC 芯片的最短距离为 d_2 ， $d_2 \geq 1.2\text{mm}$ 。本发明技术方案减弱寄生电容效应，从而减小了电磁感应，使得组合传感器工作时，第一 MEMS 芯片的本底噪声大幅度下降，提升了组合传感器的整体性能。

说明书附图

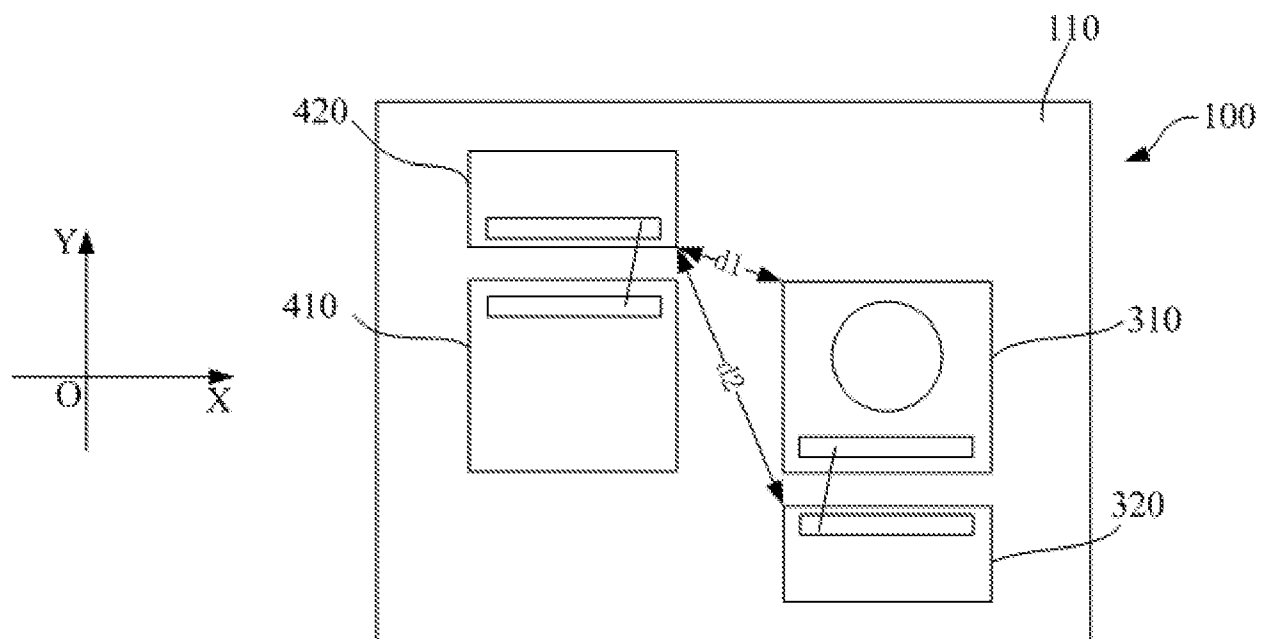


图 1

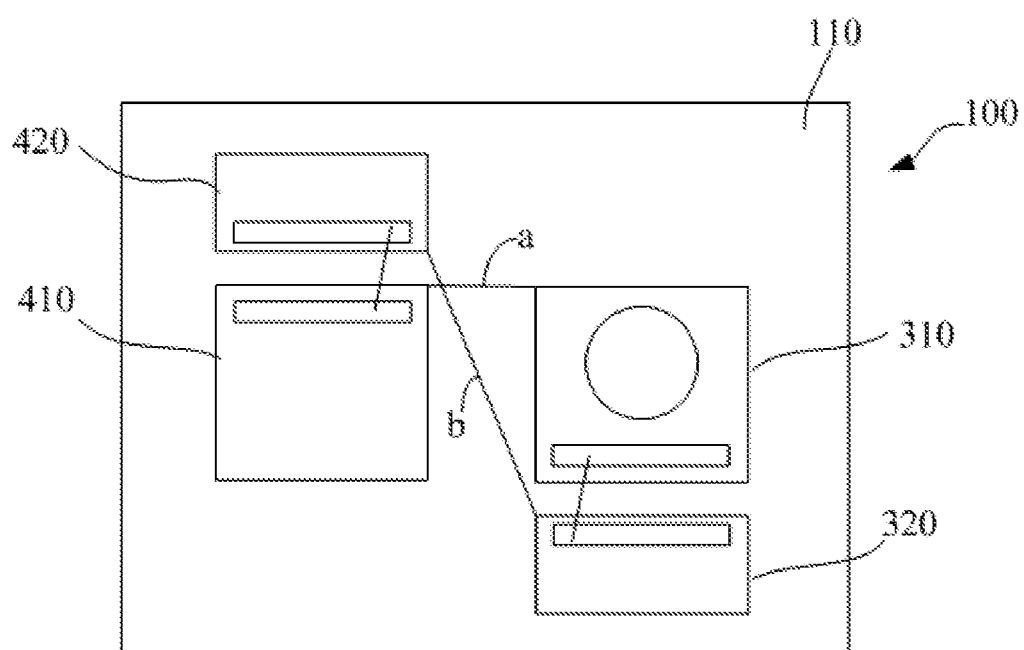


图 2

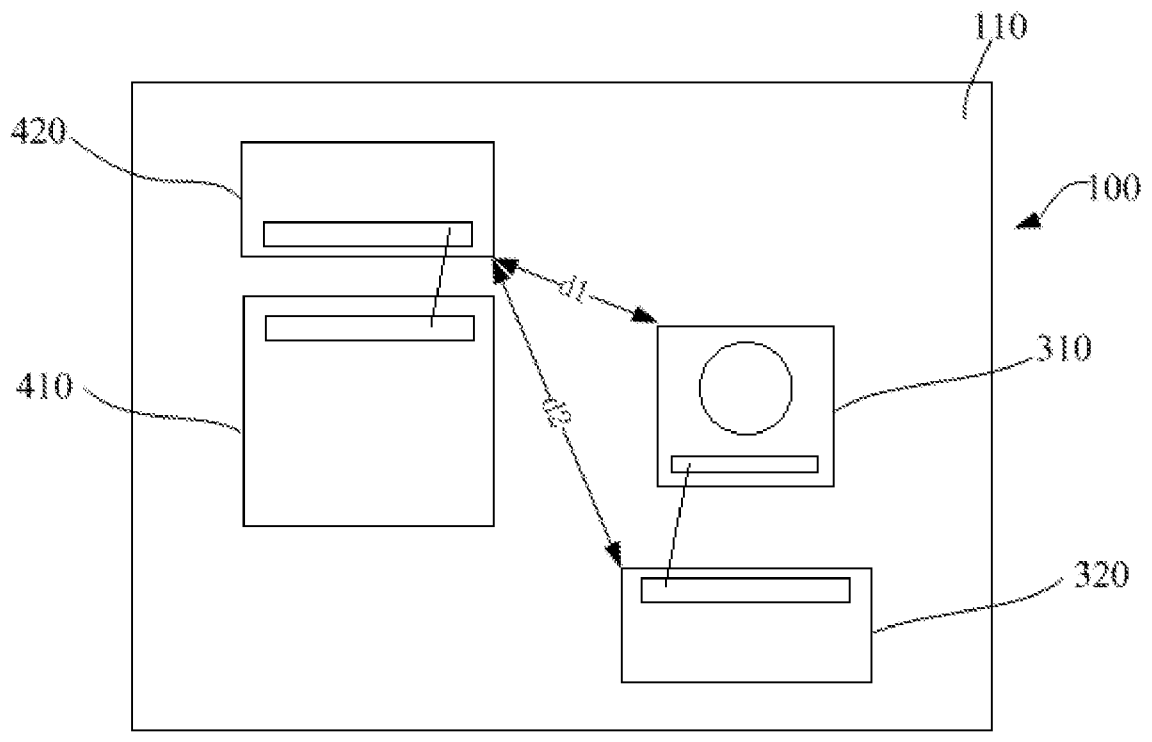


图 3