

明 細 書

発明の名称：電力変換装置

技術分野

[0001] この発明は、電力変換装置に関する。

背景技術

[0002] 特開平8-98542号公報（特許文献1）には、直流電力を交流電力に変換して負荷に供給するインバータの制御方法を開示する。特許文献1では、インバータの出力回路における負荷電流検出回路に電流リミッタ回路を設ける。電流リミッタ回路を介して検出した負荷電流検出値と、基準電圧に基づいて生成した無負荷電流指令とを加えて、電流瞬時値制御信号を生成する。そして、この電流瞬時値制御信号にインバータの出力電流のフィードバック信号を加えて、電流制御信号を生成する。さらに、上記基準電圧に基づいて生成した電圧瞬時値制御信号および電圧平均値制御信号から成る電圧制御信号と、電流リミッタ回路からのリミッタ動作信号に基づいて変化する電圧信号発生器の出力信号とを乗算して、電圧制御信号を生成する。上記2つの電流制御信号と電圧制御信号との和をPWM（パルス幅変調）制御回路への制御信号とする。

[0003] 特許文献1では、インバータの出力回路において過電流が検出された場合には、電流リミッタ回路からのリミッタ動作信号に従って、電圧信号発生器からの信号レベルを0とする。すなわち、PWM制御回路へ入力する制御信号を上記2つの電流制御信号のみとする。

先行技術文献

特許文献

[0004] 特許文献1：特開平8-98542号公報

発明の概要

発明が解決しようとする課題

[0005] 上記特許文献1に記載される制御方法によれば、過電流が検出された場合

には、瞬時に電圧制御信号の信号レベルが0となるため、インバータは電流源として動作する。その結果、インバータの出力電流は電流リミッタ回路のリミッタ値に抑制される。再びリミッタ動作が解除されると、電圧制御信号はシーケンシャルなレベル信号であるため、インバータはクッションスタートで電圧が制御される。これにより、過電流が発生してもインバータは停止することなく、連続して運転することができる。

[0006] しかしながら、一方で、上記制御方法では、過電流が検出された場合には、瞬時に電圧制御量を0とするため、電圧制御が瞬時に停止させられることになる。その結果、インバータの出力電圧に歪みが発生してしまうことが懸念される。

[0007] この発明は、上記のような課題を解決するためになされたものであり、その目的は、過電流を発生させずに安定的に運転を継続することができる電力変換装置を提供することである。

課題を解決するための手段

[0008] この発明のある局面によれば、電力変換装置は、スイッチング素子を有し、直流電力を交流電力に変換するインバータと、インバータの出力電流を検出する第1の電流検出器と、インバータから負荷に流れる負荷電流を検出する第2の電流検出器と、第1の電流検出器により検出される出力電流が電流指令値に追従するように、インバータを制御する制御装置とを備える。制御装置は、電流指令値と第1の電流検出器により検出される出力電流の電流偏差を演算し、演算した電流偏差が電流偏差指令値以下となるようにスイッチング素子のスイッチングを制御するように構成される。制御装置は、負荷電流に過電流レベルよりも小さい電流リミッタを設ける。制御装置は、第2の電流検出器により検出される負荷電流が電流リミッタよりも大きいときには、負荷電流が電流リミッタよりも小さいときに比べて、電流偏差指令値を減少させる。

発明の効果

[0009] この発明によれば、過電流を発生させずに安定的に運転を継続することが

できる電力変換装置を提供することができる。

図面の簡単な説明

- [0010] [図1]本発明の実施の形態1に係る電力変換装置の概略構成図である。
 [図2]実施の形態1に係る電力変換装置の動作を説明するための図である。
 [図3]実施の形態1に係る電力変換装置の動作を説明するための図である。
 [図4]図1に示した電流偏差指令生成回路の第1の動作例を説明するための図である。
 [図5]図1に示した電流偏差指令生成回路の第2の動作例を説明するための図である。
 [図6]本発明の実施の形態2に係る電力変換装置の概略構成図である。
 [図7]実施の形態2に係る電力変換装置が出力可能な空間ベクトル図である。
 [図8]スイッチングシーケンス論理回路により用いられる電圧ベクトル選択テーブルの一例を示す図である。
 [図9]図6に示したシーケンス起動回路の構成例を示す図である。

発明を実施するための形態

- [0011] 以下、本発明の実施の形態について図面を参照しながら詳細に説明する。
 なお、図中の同一または相当部分には同一符号を付してその説明は繰返さない。

[0012] [実施の形態1]

図1は、本発明の実施の形態1に係る電力変換装置の概略構成図である。本実施の形態に係る電力変換装置は、直流電力および三相交流電力（U相電力、V相電力、W相電力）の間で電力変換を行なうように構成される。

- [0013] 図1を参照して、電力変換装置100は、直流端子P、Nと、交流端子U、V、Wと、直流平滑コンデンサ1と、インバータ2と、リアクトル3と、ACコンデンサ4と、電流検出器5、7と、電圧検出器6と、制御装置20とを備える。

- [0014] 直流端子P（高電位側直流端子）および直流端子N（低電位側直流端子）は図示しない直流電源から直流電力を受ける。直流端子Pには直流正母線P

Lが接続され、直流端子Nには直流負母線NLが接続される。直流平滑コンデンサ1は、直流端子Pおよび直流端子Nの間に接続される。交流端子U, V, Wには図示しない負荷が接続される。交流端子UはU相端子であり、交流端子VはV相端子であり、交流端子WはW相端子である。

[0015] インバータ2は、直流平滑コンデンサ1からの直流電力を三相交流電力に変換する。インバータ2から出力される三相交流電力は交流端子U, V, Wを介して図示しない負荷に供給される。インバータ2は、電力用半導体スイッチング素子（以下、単に「スイッチング素子」とも称する）Q1～Q6を有する。

[0016] スwitching素子Q1, Q2は直流正母線PLおよび直流負母線NLの間に直列に接続され、U相アームを構成する。スイッチング素子Q3, Q4は直流正母線PLおよび直流負母線NLの間に直列に接続され、V相アームを構成する。スイッチング素子Q5, Q6は直流正母線PLおよび直流負母線NLの間に直列に接続され、W相アームを構成する。

[0017] なお、図1では、スイッチング素子として、IGBT (Insulated Gate Bipolar Transistor) を用いているが、MOSFET (Metal Oxide Semiconductor Field Effect Transistor) などの任意の自己消弧型のスイッチング素子を用いることができる。スイッチング素子Q1～Q6のそれぞれにはダイオードD1～D6が逆並列に接続されている。ダイオードD1～D6の各々は、対応するスイッチング素子のオフ時にフリーホイール電流を流すために設けられている。スイッチング素子がMOSFETである場合、フリーホイールダイオードは寄生のダイオード（ボディダイオード）で構成される。スイッチング素子がダイオードを内蔵しないIGBTである場合、フリーホイールダイオードはIGBTに逆並列に接続されたダイオードで構成される。

[0018] リアクトル3およびACコンデンサ4はフィルタ回路を構成し、インバータ2から発生する高調波成分を除去する。リアクトル3の一方端は対応する相アームの2つのスイッチング素子の接続点に接続される。リアクトル3の

他方端は対応する相の交流端子に接続される。ACコンデンサ4は各相間に接続される。

[0019] 電流検出器5は、インバータ2から出力される三相交流電流（以下、出力電流とも称する） i_u 、 i_v 、 i_w を検出し、検出値を制御装置20に与える。電流検出器7は、交流端子U、V、Wから負荷に供給される三相交流電流（以下、負荷電流とも称する） i_{Lu} 、 i_{Lv} 、 i_{Lw} を検出し、検出値を制御装置20に与える。電圧検出器6は、三相交流電圧（U相電圧 V_u 、V相電圧 V_v 、W相電圧 V_w ）を検出し、検出値を制御装置20に与える。

[0020] 制御装置20は、インバータ2を構成するスイッチング素子Q1～Q6のスイッチングを制御する。制御装置20は、スイッチング素子Q1～Q6をオンオフさせるための制御信号（ゲート信号）を生成し、生成した制御信号をインバータ2へ出力する。制御装置20は、主にCPU（Central Processing Unit）、メモリおよびインターフェイス回路などによって実現される。

[0021] 本実施の形態では、制御装置20は、電流瞬時値制御方式によって制御信号を生成する。具体的には、制御装置20は、乗算器8u、8v、8wと、減算器9u、9v、9wと、ヒステリシスコンパレータ10u、10v、10wと、論理回路11と、ゲート回路12と、電流偏差指令生成回路13とを有する。

[0022] 乗算器8uは、電圧検出器6により検出されたU相電圧 V_u に予め定められた有効電流指令値 i_p^* に対応するゲインを乗算することにより、U相電流指令値 i_u^* を生成する。有効電流指令値 i_p^* は、インバータ2による出力有効電流指令値である。有効電流指令値 i_p^* の重みは、電圧検出器6のゲインを考慮して決定される。乗算器8vは、電圧検出器6により検出されたV相電圧 V_v に有効電流指令値 i_p^* に対応するゲインを乗算することにより、V相電流指令値 i_v^* を生成する。乗算器8wは、電圧検出器6により検出されたW相電圧 V_w に有効電流指令値 i_p^* に対応するゲインを乗算することにより、W相電流指令値 i_w^* を生成する。

- [0023] 減算器9uは、U相電流指令値 i_u^* と電流検出器5により検出されたU相電流 i_u との電流偏差 Δi_u を算出する。減算器9vは、V相電流指令値 i_v^* と電流検出器5により検出されたV相電流 i_v との電流偏差 Δi_v を算出する。減算器9wは、W相電流指令値 i_w^* と電流検出器5により検出されたW相電流 i_w との電流偏差 Δi_w を算出する。
- [0024] 電流偏差指令生成回路13は、電流検出器7により検出された負荷電流 i_L (i_{Lu} , i_{Lv} , i_{Lw}) に基づいて、電流偏差指令値 Δi^* (U相電流偏差指令値 Δi_u^* , V相電流偏差指令値 Δi_v^* , W相電流偏差指令値 Δi_w^*) を生成する。
- [0025] ヒステリシスコンパレータ10uは、減算器9uからU相電流偏差 Δi_u を受け、電流偏差指令生成回路13からU相電流偏差指令値 Δi_u^* を受け、ヒステリシスコンパレータ10uは、U相電流偏差 Δi_u とU相電流偏差指令値 Δi_u^* とを比較し、比較結果を示す信号を出力する。具体的には、ヒステリシスコンパレータ10uは、U相電流偏差 Δi_u がU相電流偏差指令値 Δi_u^* を超えると、出力信号の論理値を「0」から「1」に変更する。ヒステリシスコンパレータ10uは、U相電流偏差 Δi_u がU相電流偏差指令値 Δi_u^* を下回ると、出力信号の論理値を「1」から「0」に変更する。ヒステリシスコンパレータ10uの出力信号はPWM信号Uoに対応する。
- [0026] ヒステリシスコンパレータ10vは、減算器9vからV相電流偏差 Δi_v を受け、電流偏差指令生成回路13からV相電流偏差指令値 Δi_v^* を受け、ヒステリシスコンパレータ10vは、V相電流偏差 Δi_v とV相電流偏差指令値 Δi_v^* とを比較し、比較結果を示す信号を出力する。具体的には、ヒステリシスコンパレータ10vは、V相電流偏差 Δi_v がV相電流偏差指令値 Δi_v^* を超えると、出力信号の論理値を「0」から「1」に変更する。ヒステリシスコンパレータ10vは、V相電流偏差 Δi_v がV相電流偏差指令値 Δi_v^* を下回ると、出力信号の論理値を「1」から「0」に変更する。ヒステリシスコンパレータ10vの出力信号はPWM信号Voに対応する。

する。

- [0027] ヒステリシスコンパレータ10wは、減算器9wからW相電流偏差 Δi_w を受け、電流偏差指令生成回路13からW相電流偏差指令値 Δi_w^* を受け、ヒステリシスコンパレータ10wは、W相電流偏差 Δi_w とW相電流偏差指令値 Δi_w^* とを比較し、比較結果を示す信号を出力する。具体的には、ヒステリシスコンパレータ10wは、W相電流偏差 Δi_w がW相電流偏差指令値 Δi_w^* を超えると、出力信号の論理値を「0」から「1」に変更する。ヒステリシスコンパレータ10wは、W相電流偏差 Δi_w がW相電流偏差指令値 Δi_w^* を下回ると、出力信号の論理値を「1」から「0」に変更する。ヒステリシスコンパレータ10wの出力信号はPWM信号 W_o に対応する。
- [0028] ヒステリシスコンパレータ10u, 10v, 10wから出力されたPWM信号 U_o , V_o , W_o は論理回路に入力される。論理回路は、PWM信号 U_o , V_o , W_o およびその論理反転信号に所定のオンディレイ処理を施すことにより、インバータ2のスイッチング素子Q1~Q6のスイッチングを制御するための制御信号を生成する。論理回路により生成された制御信号はゲート回路を介して、対応するインバータ2のスイッチング素子のゲートに印加される。
- [0029] 図2は、実施の形態1に係る電力変換装置100の動作を説明するための図である。図2ではU相を例に電力変換装置100の動作を説明するが、V相およびW相についても同様である。
- [0030] 図2の上段において、一点鎖線は正弦波の電流指令値 i_u^* を示す。点線は電流指令値 i_u^* の上下各々に設けられたヒステリシス幅を示す。ヒステリシス幅は電流偏差指令値 Δi_u^* の $1/2$ の大きさを有している。実線はインバータ2の出力電流 i_u を示す。図2の下段は、ヒステリシスコンパレータ10uの出力信号を示す。
- [0031] 出力電流 i_u が正方向へ変化して電流指令値 $(i_u^* + \Delta i_u^* / 2)$ に達すると、ヒステリシスコンパレータ10uの出力信号は論理値「0」とな

る。論理値「0」の出力信号はインバータ2の負側のスイッチング素子をオンする。これにより、交流負荷に負電圧が印加されるため、出力電流 i_u が負方向に変化する。

[0032] 電流 i_u が負方向へ変化して電流指令値 $(i_u^* - \Delta i_u^* / 2)$ に達すると、ヒステリシスコンパレータ 10_u の出力信号は論理値「1」となる。論理値「1」の出力信号はインバータ2の正側のスイッチング素子をオンする。これにより、交流負荷に正電圧が印加されるため、電流 i_u が正方向に変化する。このようにして、電流 i_u を電流指令値 i_u^* に対して $\pm \Delta i_u^* / 2$ のヒステリシス幅に収めるように、スイッチング素子のスイッチングが制御される。

[0033] インバータ2のゲインはほぼ無限大であることから、高速の電流制御応答が得られる。ただし、インバータ2のゲインがほぼ無限大であるため、スイッチング周波数を制限するためのヒステリシス幅が必要である。最大スイッチング周波数は、交流負荷の漏れインピーダンス、直流電圧、スイッチング素子のスイッチング速度およびヒステリシス幅などによって定まる。

[0034] 以上説明したように、制御装置 20 は、三相電流指令値 i_u^* , i_v^* , i_w^* に高速に追従するように、電流瞬時値制御方式を用いて電流制御を行なう。しかしながら、交流電圧などに異常が発生した場合には、電流制御応答が遅れてしまう場合がある。その結果、過電流が発生し、電力変換装置 100 の運転を継続できなくなることが懸念される。

[0035] そこで、実施の形態1では、負荷電流の過電流レベルよりも小さい電流値を、負荷電流の電流リミッタ $i_{L \text{ lim}}$ に設定する。そして、負荷電流が増大して電流リミッタ $i_{L \text{ lim}}$ に達すると、制御装置 20 はヒステリシス幅を減少させる。

[0036] 具体的には、電流偏差指令生成回路 13 は、電流検出器 7 による負荷電流 i_L の検出値が電流リミッタ $i_{L \text{ lim}}$ より高くなるとき、当該検出値が電流リミッタ $i_{L \text{ min}}$ 未満である場合に比べて、電流偏差指令値 Δi^* を減少させる。

- [0037] 図3は、実施の形態1に係る電力変換装置100の動作を説明するための図であり、図2と対比される図である。図3ではU相を例に電力変換装置100の動作を説明するが、V相およびW相についても同様である。
- [0038] 図3は、負荷電流 i_L が電流リミッタ i_{Llim} よりも高い場合における電流制御を示している。図3の上段において、一点鎖線は正弦波の電流指令値 i_u^* を示す。点線は電流指令値 i_u^* の上下各々に設けられたヒステリシス幅を示す。実線はインバータ2の出力電流 i_u を示す。図3の下段は、ヒステリシスコンパレータ10uの出力信号を示す。
- [0039] ヒステリシス幅は $\Delta i_u^*/2$ の大きさを有しているため、電流偏差指令値 Δi_u^* を小さくすると、ヒステリシス幅が減少する。減少させたヒステリシス幅に電流 i_u を収めるように、スイッチング素子のスイッチングが制御される。
- [0040] 図3では、ヒステリシス幅を減少させたことによって、図2と比較して、出力電流 i_u は電流指令値 i_u^* により追従することになる。これによると、出力電流 i_u のリプルが小さくなるため、負荷電流 i_L は電流リミッタ i_{Llim} よりも小さくなる。
- [0041] このように負荷電流の過電流レベルよりも低い電流値を有する電流リミッタ i_{Llim} を設定しておき、負荷電流が電流リミッタ i_{Llim} に達したときには、電流瞬時値制御において、電流指令値 i_u^* への追従性を高める。これにより、過電流の発生を未然に防止することができるため、電力変換装置100の運転を継続することができる。
- [0042] ただし、図2と図3とを対比すると、ヒステリシス幅を減少させることで制御応答が高められる一方で、スイッチング素子のスイッチング周波数が高くなることが分かる。そのため、インバータ2において発生する電力損失（スイッチング損失）が増えることになる。したがって、負荷電流 i_L が電流リミッタ i_{Llim} に満たない場合には、スイッチング損失等の観点から決定される最適なスイッチング周波数となるようにヒステリシス幅を決定し、負荷電流 i_L が電流リミッタ i_L に達したときに、一時的にヒステリシス幅

を減少させることが好ましい。

[0043] 図4は、図1に示した電流偏差指令生成回路13の第1の動作例を説明するための図である。図4は、電流偏差指令値 Δi^* と負荷電流 i_L との関係を示す図である。図4の横軸は負荷電流 i_L を示し、縦軸は電流偏差指令値 Δi^* を示す。

[0044] 図4に示すように、負荷電流 i_L が電流リミッタ i_{Llim} 以下のときには、電流偏差指令値 Δi^* は I_1 に設定される。一方、負荷電流 i_L が電流リミッタ i_{Llim} より高いときには、電流偏差指令値 Δi^* は I_2 に設定される。 I_2 は I_1 よりも小さい値に設定される。図4の例では、 $I_2 = 0$ に設定されている。

[0045] なお、図4の例では、負荷電流 i_L に応じて電流偏差指令値 Δi^* を I_1 および I_2 の2段階で変化させる構成としたが、3段階以上で変化させてもよい。この場合、負荷電流 i_L が電流リミッタ i_{Llim} より高くなると、電流偏差指令値 Δi^* は、負荷電流 i_L に応じて、 I_1 から0に向かって離散的に変化することになる。

[0046] あるいは、負荷電流 i_L が電流リミッタ i_{Llim} より高くなるときには、負荷電流 i_L に応じて電流偏差指令値 Δi^* を連続的に変化させてもよい。図5は、図1に示した電流偏差指令生成回路13の第2の動作例を説明するための図である。図5は、電流偏差指令値 Δi^* と負荷電流 i_L との関係を示す図である。図5の横軸は負荷電流 i_L を示し、縦軸は電流偏差指令値 Δi^* を示す。

[0047] 図5に示すように、負荷電流 i_L が電流リミッタ i_{Llim} 以下のときには、電流偏差指令値 Δi^* は I_1 に設定される。一方、負荷電流 i_L が電流リミッタ i_{Llim} より高くなると、負荷電流 i_L が高くなるに従って電流偏差指令値 Δi^* を小さくする。よって、負荷電流 i_L が電流リミッタ i_{Llim} よりも高いときの電流偏差指令値 Δi^* は、負荷電流 i_L が電流リミッタ i_{Llim} よりも低いときの電流偏差指令値 Δi^* よりも小さくなる。

[0048] なお、図5の例では、負荷電流 i_L に応じて電流偏差指令値 Δi^* が線形

的に変化する構成としたが、連続的な変化であれば変化の態様はこれに限定されるものではない。

[0049] 図4または図5に示される関係を示すデータは、制御装置20内部のメモリに記憶しておくことができる。電流偏差指令生成回路13は、当該データを参照することによって、電流検出器7により検出された負荷電流 i_L に基づいて電流偏差指令値 Δi^* を生成することができる。なお、データの形式はテーブルであっても関数であってもよい。

[0050] 以上説明したように、この発明の実施の形態1に係る電力変換装置によれば、負荷電流の過電流レベルよりも低い電流値を有する電流リミッタを設定しておき、負荷電流が電流リミッタに達したときには、電流瞬時値制御における電流偏差指令値 Δi^* を減少させる。これによると、負荷電流が電流リミッタに達したときには、インバータの出力電流の電流指令値 i_u^* への追従性を高めることができる。

[0051] また、実施の形態1に係る電力変換装置では、電流瞬時値制御における電流偏差指令値を調整するため、電圧制御を瞬時に停止させる特許文献1とは異なり、インバータの出力電圧に歪みが発生することを抑制することができる。その結果、過電流を発生させずに、安定的に電力変換装置の運転を継続することができる。

[0052] [実施の形態2]

実施の形態2では、電流瞬時値制御方式の電力変換装置の他の構成例について説明する。図6は、本発明の実施の形態2に係る電力変換装置100の概略構成図である。図6を参照して、実施の形態2に係る電力変換装置100は、図1に示した実施の形態1に係る電力変換装置100と比較して、制御装置20の構成が異なる。実施の形態2に係る電力変換装置100のうち制御装置20以外の構成については図1に示したものと同一であるため、説明を省略する。

[0053] 実施の形態2に係る制御装置20は、実施の形態1で示したヒステリシスコンパレータ10u, 10v, 10wに代えて、ベクトル角演算回路14、

スイッチングシーケンス論理回路15およびシーケンス起動回路16を有する。

[0054] ベクトル角演算回路14は、減算器9u, 9v, 9wからの電流偏差 Δi_u , Δi_v , Δi_w を受ける。ベクトル角演算回路14は、電流偏差ベクトル Δi の角度 $\theta_{\Delta i}$ を演算する。

[0055] スwitchingシーケンス論理回路15は、ベクトル角演算回路14から出力される電流偏差ベクトル角 $\theta_{\Delta i}$ およびシーケンス起動回路16からのシーケンス起動信号Seqに基づいて、各相のスイッチング指令ベクトルSW (= s_{wu} , s_{wv} , s_{ww}) を生成する。

[0056] シーケンス起動回路16は、減算器9u, 9v, 9wからの電流偏差 Δi_u , Δi_v , Δi_w 、スイッチングシーケンス論理回路15から現在出力中のスイッチング指令ベクトルSW、および電流検出器7により検出された負荷電流 i_{Lu} , i_{Lv} , i_{Lw} に基づいて、シーケンス起動信号Seqをスイッチングシーケンス論理回路15に出力する。

[0057] 論理回路11は、スイッチングシーケンス論理回路15から与えられるスイッチング指令ベクトルSWに基づいて、インバータ2のスイッチング素子の制御信号を生成する。論理回路11により生成された制御信号は、ゲート回路12を介してインバータ2のスイッチング素子のゲートに与えられる。

[0058] 図7は、実施の形態2に係る電力変換装置が出力可能な空間ベクトル図である。図7に示したベクトル図は、電力変換装置が出力可能な交流電圧を8種類の空間ベクトルV0~V7で示したものである。

[0059] 空間ベクトルV0は、スイッチング指令ベクトル (s_{wu} , s_{wv} , s_{ww}) = (0, 0, 0) である空間電圧ベクトルである。空間ベクトルV1は、スイッチング指令ベクトル (s_{wu} , s_{wv} , s_{ww}) = (1, 0, 0) である空間電圧ベクトルである。空間ベクトルV2は、スイッチング指令ベクトル (s_{wu} , s_{wv} , s_{ww}) = (1, 1, 0) である空間電圧ベクトルである。空間ベクトルV3は、スイッチング指令ベクトル (s_{wu} , s_{wv} , s_{ww}) = (0, 1, 0) である空間電圧ベクトルである。空間ベクトル

ル V_4 は、スイッチング指令ベクトル $(sw_u, sw_v, sw_w) = (0, 1, 1)$ である空間電圧ベクトルである。空間ベクトル V_5 は、スイッチング指令ベクトル $(sw_u, sw_v, sw_w) = (0, 0, 1)$ である空間電圧ベクトルである。空間ベクトル V_6 は、スイッチング指令ベクトル $(sw_u, sw_v, sw_w) = (1, 0, 1)$ である空間電圧ベクトルである。空間ベクトル V_7 は、スイッチング指令ベクトル $(sw_u, sw_v, sw_w) = (1, 1, 1)$ である空間電圧ベクトルである。

[0060] スイッチングシーケンス論理回路15は、シーケンス起動回路16からのシーケンス起動信号 Seq が「1」となった場合に、現在の電流偏差ベクトル角 $\theta_{\Delta i}$ と現在出力中の空間ベクトルとに基づいて、スイッチング指令ベクトル $SW = (sw_u, sw_v, sw_w)$ を更新する。

[0061] 更新後のスイッチング指令ベクトル SW としては、8種類の空間ベクトル $V_0 \sim V_7$ の中から、電流偏差ベクトル角 $\theta_{\Delta i}$ と現在出力中の空間電圧ベクトルとに基づいて、電流偏差 Δi を減少させることができる電圧ベクトルが選択される。

[0062] 図8は、スイッチングシーケンス論理回路15により用いられる電圧ベクトル選択テーブルの一例を示す図である。スイッチングシーケンス論理回路15は、選択テーブルを記憶するための記憶回路（図示せず）を有している。

[0063] スイッチングシーケンス論理回路15は、電圧ベクトル選択テーブルを用いて、電流偏差ベクトル $\theta_{\Delta i}$ および現在出力中の空間電圧ベクトルから、次回出力すべき空間電圧ベクトルを選択する。

[0064] 図9は、図6に示したシーケンス起動回路16の構成例を示す図である。図9を参照して、シーケンス起動回路16は、電流偏差ベクトル演算回路30と、乗算器32と、スイッチング周波数演算回路34と、減算器36と、電流偏差指令演算回路38と、比較器40とを有する。

[0065] 電流偏差ベクトル演算回路30は、減算器 $9_u, 9_v, 9_w$ から電流偏差 $\Delta i_u, \Delta i_v, \Delta i_w$ を受けると、電流偏差の絶対値 $|\Delta i|$ を演算する

- 。電流偏差の絶対値 $|\Delta i|$ は比較器 40 に入力される。
- [0066] 乗算器 32 は、インバータ 2 の出力周波数指令値 f^* を n (n は 1 以上の整数) 倍する。
- [0067] スイッチング周波数演算回路 34 は、スイッチングシーケンス論理回路 15 から出力されたスイッチング指令ベクトル SW を受ける。スイッチング周波数演算回路 34 は、スイッチング指令ベクトル SW に基づいて、スイッチング周波数 f_{sw} を演算する。
- [0068] 減算器 36 は、周波数指令値 f^* の n 倍に対するスイッチング周波数 f_{sw} の偏差 $f^* \times n - f_{sw}$ を演算する。演算された偏差は電流偏差指令演算回路 38 に与えられる。
- [0069] 電流偏差指令演算回路 38 は、偏差 $f^* \times n - f_{sw}$ を PI (比例積分) 演算することにより、電流偏差指令値 Δi^* を算出する。算出された電流偏差指令値 Δi^* は比較器 40 に入力される。
- [0070] 比較器 40 は、電流偏差の絶対値 $|\Delta i|$ と電流偏差指令値 Δi^* とを比較する。電流偏差の絶対値 $|\Delta i|$ が電流偏差指令値 Δi^* よりも大きい場合、比較器 40 の出力信号であるシーケンス起動信号 Seq は論理値「1」となる。シーケンス起動信号 Seq は一連のスイッチングシーケンスが完了した後、論理値「0」にクリアされる。
- [0071] 上記構成によれば、偏差 $f^* \times n - f_{sw}$ が 0 になるようにフィードバック制御が実行される。すなわち、スイッチング指令ベクトル SW は出力周波数指令値 f^* の n 倍の周波数になるように動作する。比較器 40 の入力信号の偏差 ($|\Delta i| - \Delta i^*$) は出力周波数指令値 f^* の n 倍の周波数で変化することになる。
- [0072] 実施の形態 2 では、実施の形態 1 と同様に、負荷電流の過電流レベルよりも小さい電流値を、負荷電流の電流リミッタ i_{Llim} に設定する。電流偏差指令演算回路 38 は、電流検出器 7 による負荷電流 i_L の検出値が増大して電流リミッタ i_{Llim} に達すると、当該検出値が電流リミッタ i_{Lmin} 未満である場合に比べて、電流偏差指令値 Δi^* を減少させる。

[0073] 具体的には、電流偏差指令演算回路38は、負荷電流 i_L が電流リミッタ i_{Llim} 未満である場合、偏差 $f^* \times n - f_{sw}$ をPI（比例積分）演算することによって算出された電流偏差指令値 Δi^* を比較器40へ出力する。一方、負荷電流 i_L が電流リミッタ i_{Llim} よりも高い場合、電流偏差指令演算回路38は、図4または図5に示される関係に従って、負荷電流 i_L に応じて電流偏差指令値 Δi^* を変化させる。これによると、負荷電流 i_L が電流リミッタ i_{Llim} に達したときには、インバータ2の出力電流の電流指令値 i^* への追従性を高めることができる。これによると、過電流の発生を未然に防止できるため、電力変換装置100の運転を継続することができる。

[0074] 以上説明したように、この発明の実施の形態2に係る電力変換装置においても、実施の形態1に係る電力変換装置と同様の作用効果を得ることができる。

[0075] 今回開示された実施の形態は例示であって、上記内容のみに限定されるものではない。本発明の範囲は請求の範囲によって示され、請求の範囲と均等の意味および範囲内のすべての変更が含まれることが意図される。

符号の説明

[0076] 1 直流平滑コンデンサ、2 インバータ、3 リアクトル、4 コンデンサ、5, 7 電流検出器、6 電圧検出器、8u, 8v, 8w 乗算器、9u, 9v, 9w 減算器、10u, 10v, 10w ヒステリシスコンパレータ、11 論理回路、12 ゲート回路、13 電流偏差指令生成回路、14 ベクトル角演算回路、15 スイッチングシーケンス論理回路、16 シーケンス起動回路、20 制御装置、30 電流偏差ベクトル演算回路、34 スイッチング周波数演算回路、38 電流偏差指令演算回路、40 比較器、100 電力変換装置、Q1~Q6 スイッチング素子、D1~D6 ダイオード、PL 直流正母線、NL 直流負母線、SW スイッチング指令ベクトル、Seq シーケンス起動信号、 i_{Llim} 電流リミッタ、 i_L , i_{Lu} , i_{Lv} , i_{Lw} 負荷電流、 i_u , i_v , i_w 出力

電流、 i_u^* , i_v^* , i_w^* 電流指令値、 Δi , Δi_u , Δi_v , Δi_w 電流偏差、 Δi^* , Δi_u^* , Δi_v^* , Δi_w^* 電流偏差指令値。

請求の範囲

- [請求項1] スwitching素子を有し、直流電力を交流電力に変換するインバータと、
- 前記インバータの出力電流を検出する第1の電流検出器と、
- 前記インバータから負荷に流れる負荷電流を検出する第2の電流検出器と、
- 前記第1の電流検出器により検出される前記出力電流が電流指令値に追従するように、前記インバータを制御する制御装置とを備え、
- 前記制御装置は、前記電流指令値と前記第1の電流検出器により検出される前記出力電流の電流偏差を演算し、演算した前記電流偏差が電流偏差指令値以下となるように前記Switching素子のSwitchingを制御するように構成され、
- 前記制御装置は、
- 前記負荷電流に過電流レベルよりも小さい電流リミッタを設けるとともに、
- 前記第2の電流検出器により検出される前記負荷電流が前記電流リミッタよりも大きいときには、前記負荷電流が前記電流リミッタよりも小さいときに比べて、前記電流偏差指令値を減少させる、電力変換装置。
- [請求項2] 前記制御装置は、前記負荷電流が前記電流リミッタよりも小さいときには前記電流偏差指令値を第1の電流値に設定し、前記負荷電流が前記電流リミッタよりも大きいときには、前記電流偏差指令値を前記第1の電流値よりも小さい第2の電流値に設定する、請求項1に記載の電力変換装置。
- [請求項3] 前記制御装置は、前記負荷電流が前記電流リミッタよりも大きいときには、前記負荷電流が大きくなるに従って前記電流偏差指令値を小さくする、請求項1に記載の電力変換装置。
- [請求項4] 前記制御装置は、前記第1の電流検出器により検出される前記出力

電流が、前記電流指令値に対して前記電流偏差指令値に基づいたヒステリシス幅以内に収まるように、前記スイッチング素子のスイッチングを制御する、請求項1から3のいずれか1項に記載の電力変換装置。

[請求項5]

前記制御装置は、

前記電流偏差に基づいて電流偏差ベクトル角度を演算するベクトル角演算回路と、

前記電流偏差ベクトル角度と前記インバータの現在のスイッチング状態とに基づいて前記電流偏差が減少するように前記スイッチング素子のスイッチング信号を生成するスイッチングシーケンス論理回路と、

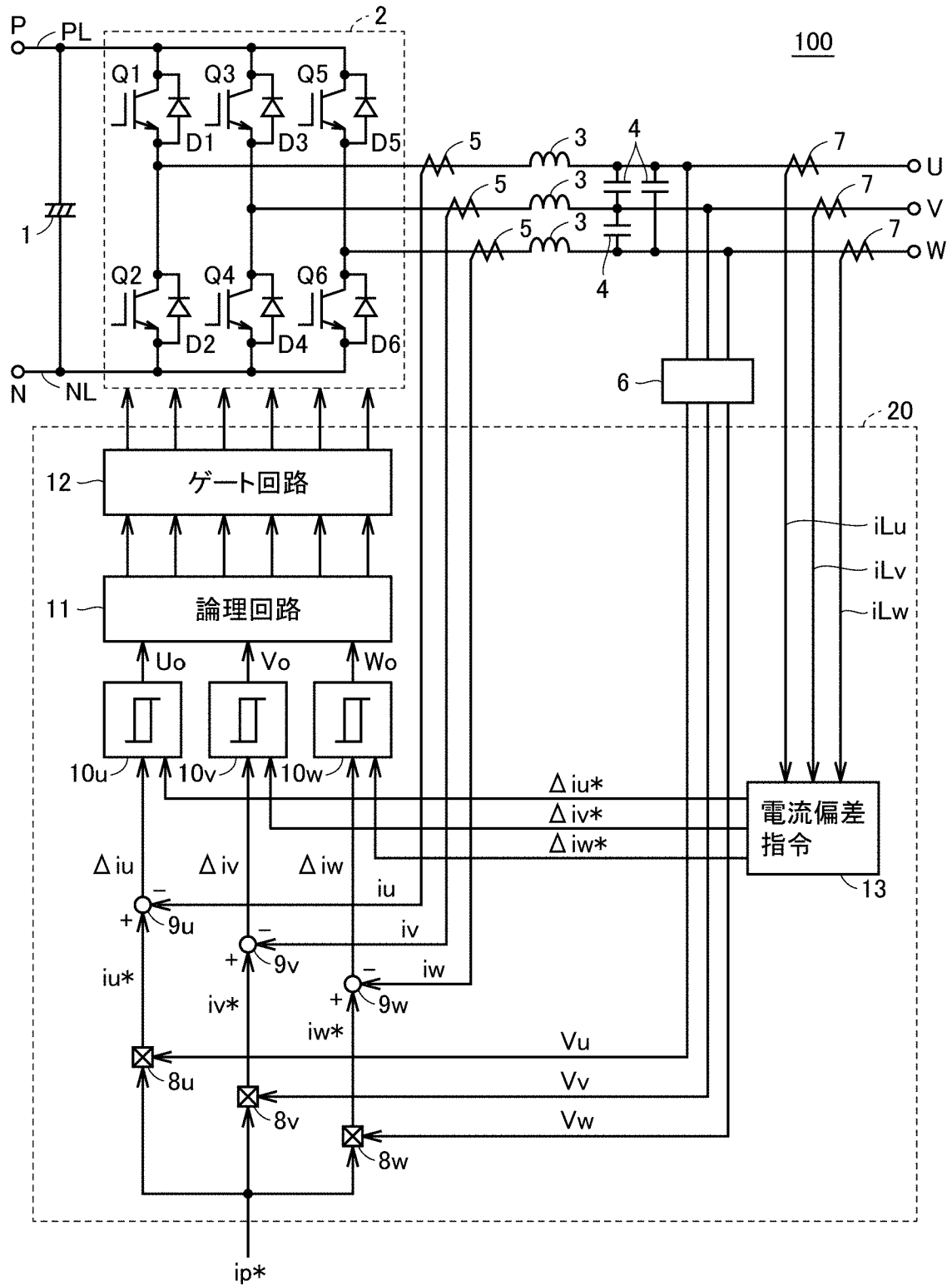
前記電流偏差が前記電流偏差指令値よりも大きいときに、前記スイッチングシーケンス論理回路の起動信号を生成するシーケンス起動回路とを含む、請求項1から3のいずれか1項に記載の電力変換装置。

要 約 書

制御装置(20)は、インバータ(2)の出力電流の検出値が電流指令値(i^*)に追従するようにインバータ(2)を制御する。制御装置(20)は、電流指令値(i^*)とインバータ(2)の出力電流の検出値との電流偏差を演算し、演算した電流偏差が電流偏差指令値(Δi^*)以下となるようにスイッチング素子(Q1~Q6)のスイッチングを制御するように構成される。制御装置(20)は、負荷電流(i_L)に過電流レベルよりも小さい電流リミッタを設ける。制御装置(20)は、負荷電流(i_L)の検出値が電流リミッタよりも大きいときには、負荷電流(i_L)が電流リミッタよりも小さいときに比べて、電流偏差指令値(Δi^*)を減少させる。

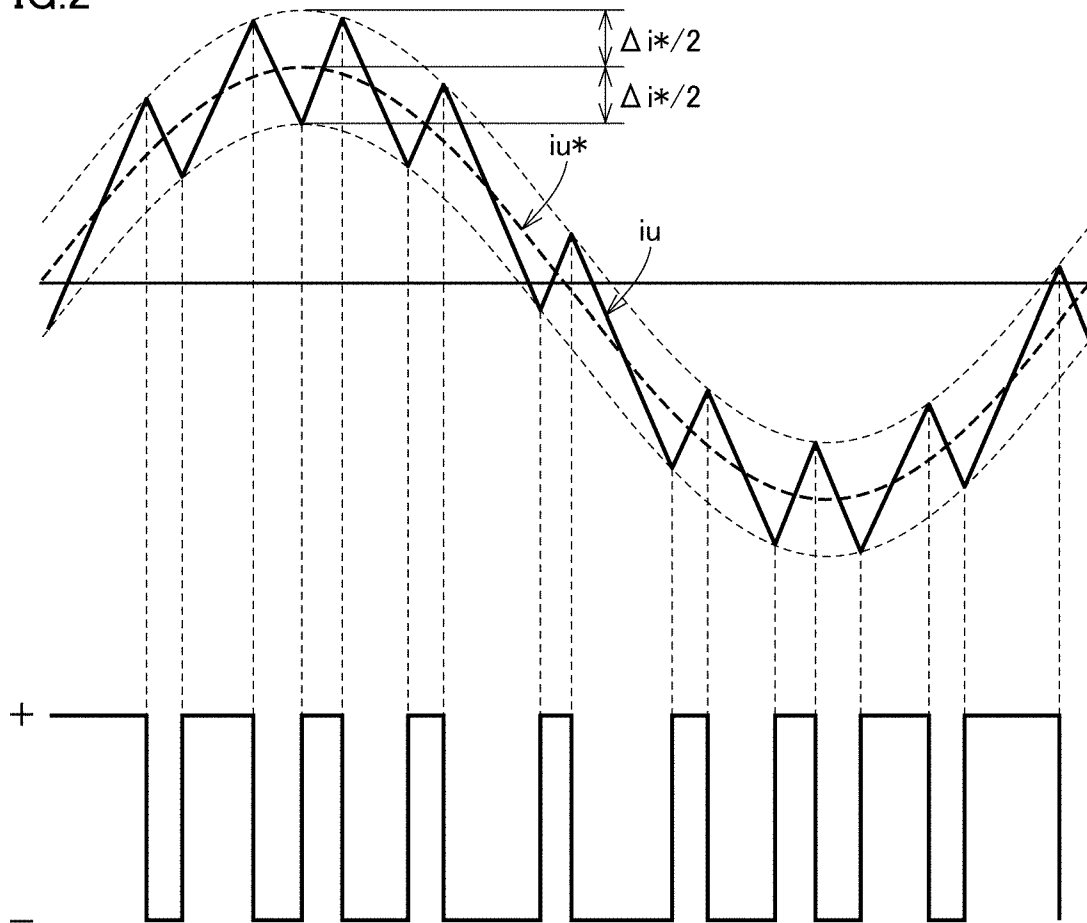
[図1]

FIG.1



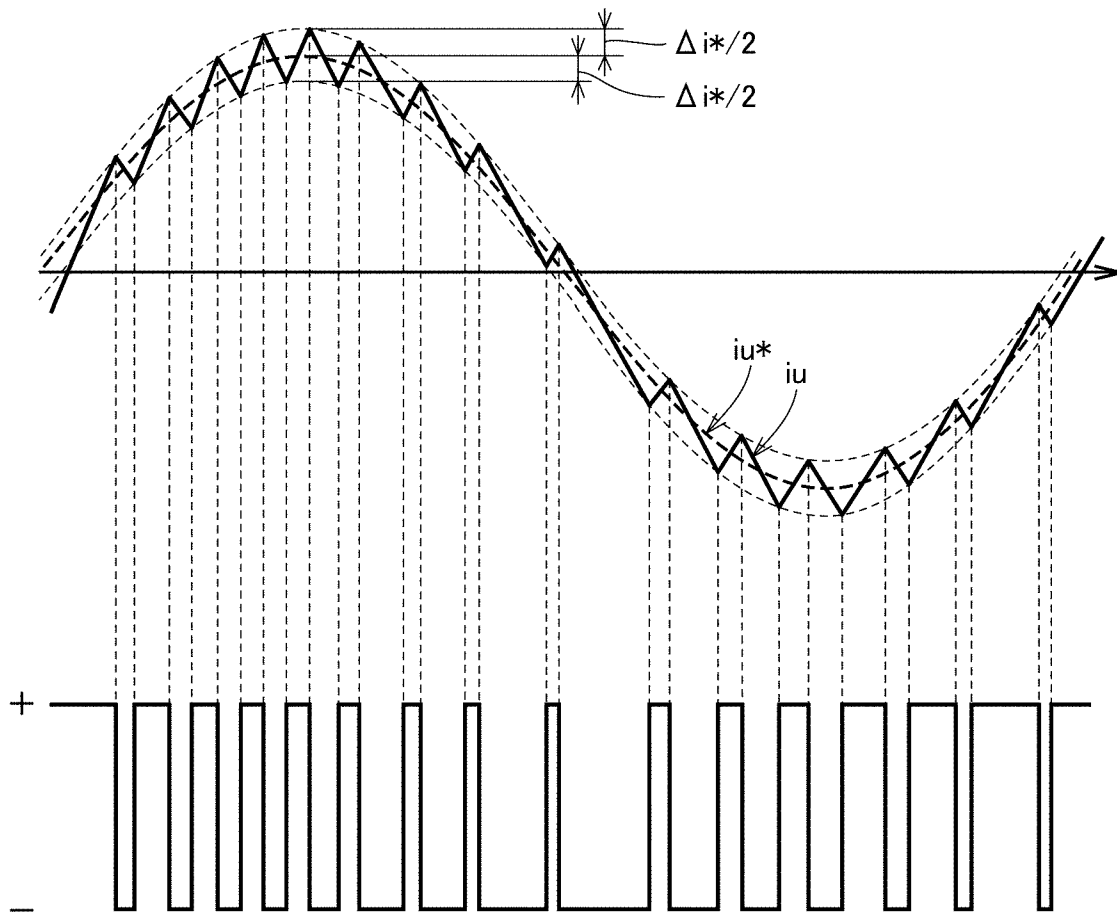
[圖2]

FIG.2



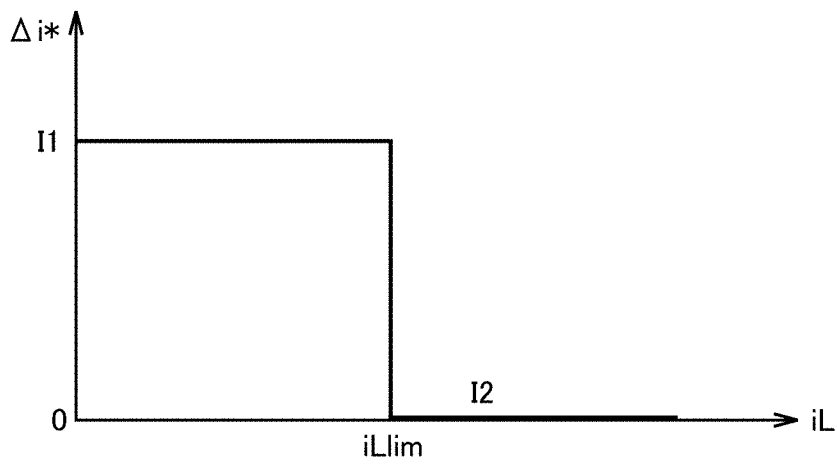
[圖3]

FIG.3



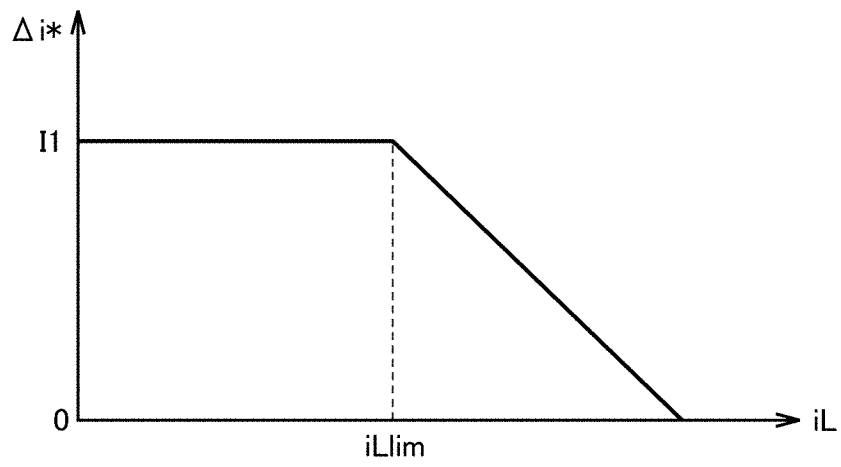
[圖4]

FIG.4



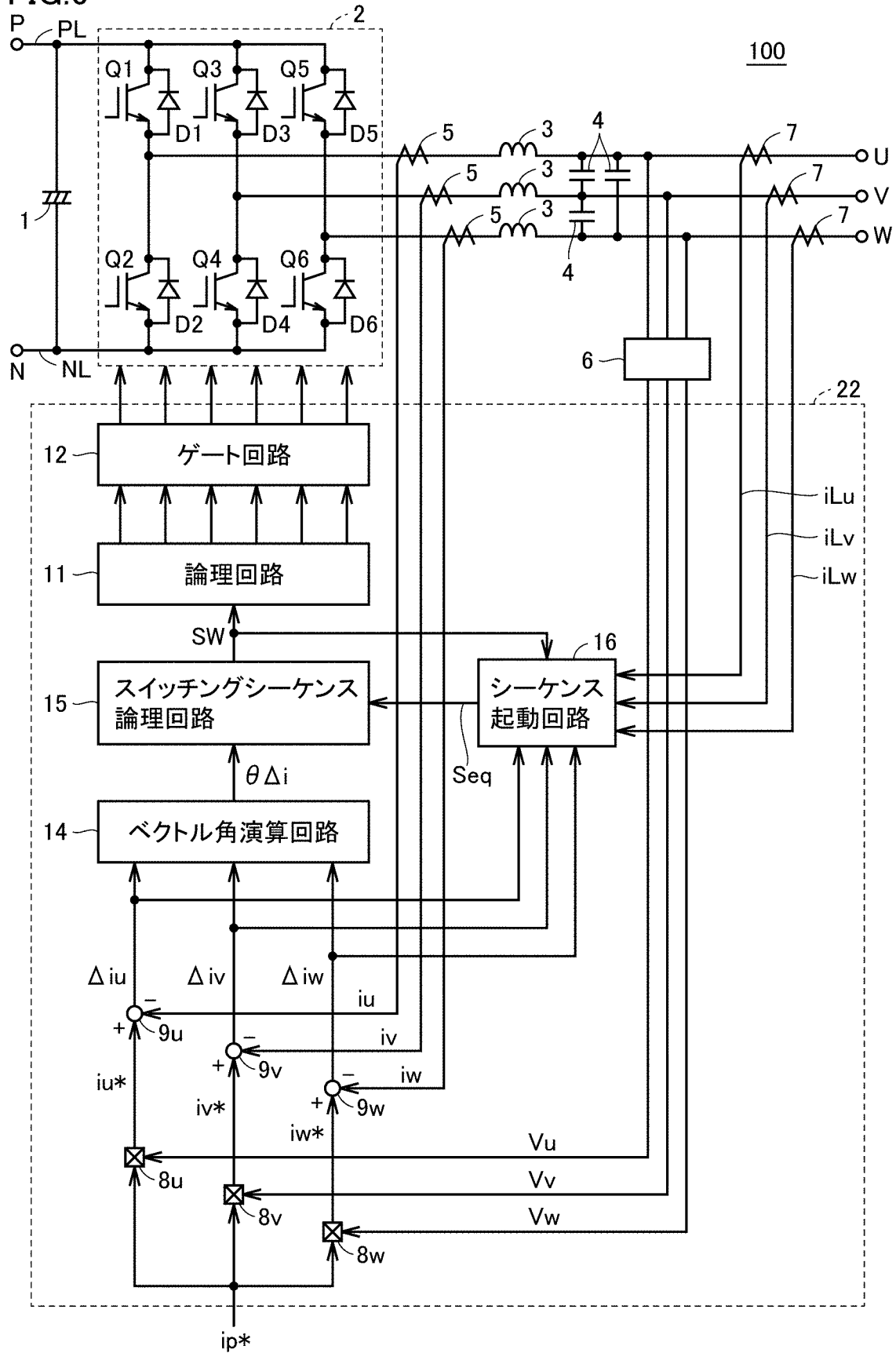
[圖5]

FIG.5



[図6]

FIG.6



[圖7]

FIG.7

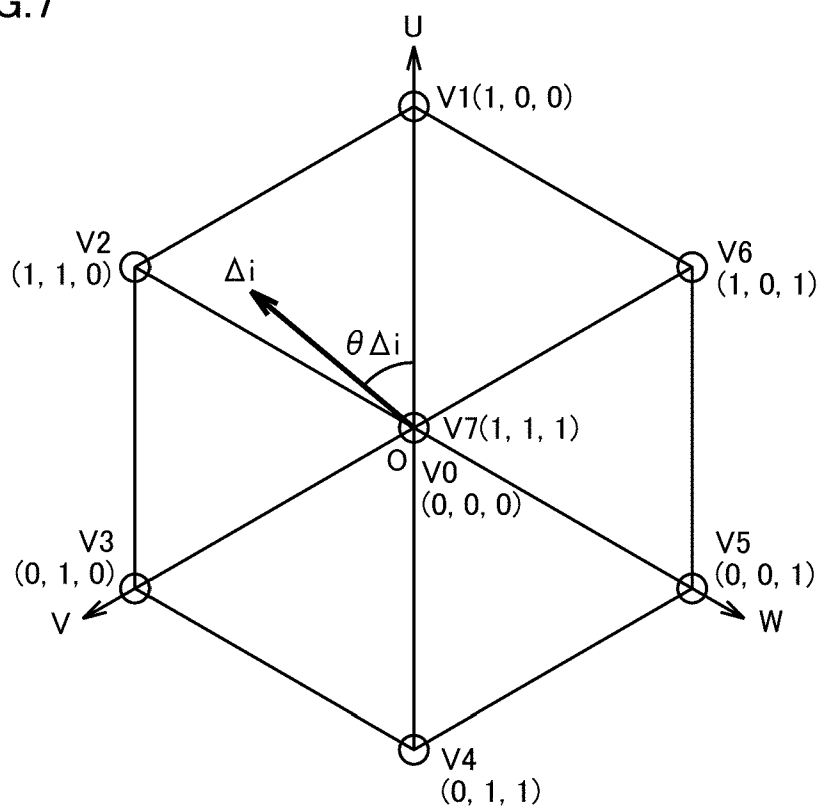


FIG.8

[図8]

| 現在出力中の 電圧ベクトル | 電流偏差ベクトル角 $\theta \Delta i$ | | | | | |
|------------------|-----------------------------|--------|---------|----------|----------|----------|
| | -30~30° | 30~90° | 90~150° | 150~210° | 210~270° | 270~330° |
| V0 | V1 | V3 | V3 | V5 | V5 | V1 |
| V1 | V1 | V2 | V0 | V0 | V0 | V6 |
| V2 | V1 | V2 | V3 | V7 | V7 | V7 |
| V3 | V0 | V2 | V3 | V4 | V0 | V0 |
| V4 | V7 | V7 | V3 | V4 | V5 | V7 |
| V5 | V0 | V0 | V0 | V4 | V5 | V6 |
| V6 | V1 | V7 | V7 | V7 | V5 | V6 |
| V7 | V2 | V2 | V4 | V4 | V6 | V6 |

[図9]

FIG.9

