

## DOCUMENT MADE AVAILABLE UNDER THE PATENT COOPERATION TREATY (PCT)

International application number:	<b>PCT/JP2014/004153</b>
International filing date:	<b>08 August 2014 (08.08.2014)</b>
Document type:	<b>Certified copy of priority document</b>
Document details:	Country/Office: <b>JP</b>
	Number: <b>2013-169966</b>
	Filing date: <b>19 August 2013 (19.08.2013)</b>
Date of receipt at the International Bureau:	<b>28 August 2014 (28.08.2014)</b>

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a),(b) or (b-bis)

## **CERTIFICATE OF AVAILABILITY OF A CERTIFIED PATENT DOCUMENT IN A DIGITAL LIBRARY**

The International Bureau certifies that the document in this package is a copy of the patent application provided through the WIPO priority document access service. The document has been available to the Priority Document Access Service since the date of availability indicated, and has been available to the indicated Office as of the date specified following the relevant Office code:

Document details:	Country/Office:	<b>JP</b>
	Filing date:	<b>19 Aug 2013 (19.08.2013)</b>
	Application number:	<b>2013-169966</b>

Date of availability of document: **11 Jul 2014 (11.07.2014)**

Availability to Office: **IB [28 Aug 2014 (28.08.2014)]**

Date of issue of this certificate: **28 Aug 2014 (28.08.2014)**

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                    2 0 1 3 年   8 月 1 9 日  
Date of Application:

出 願 番 号                        特 願 2 0 1 3 - 1 6 9 9 6 6  
Application Number:

パリ条約による外国への出願  
に用いる優先権の主張の基礎  
となる出願の国コードと出願  
番号

The country code and number  
of your priority application,  
to be used for filing abroad  
under the Paris Convention, is

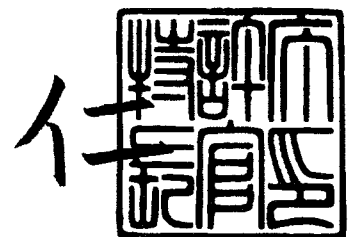
J P 2 0 1 3 - 1 6 9 9 6 6

出 願 人                            出 光 興 産 株 式 会 社  
Applicant(s):

2 0 1 4 年   8 月 2 8 日

特許庁長官  
Commissioner,  
Japan Patent Office

伊 藤 仁



【書類名】 特許願  
【整理番号】 IDK25101A  
【提出日】 平成25年 8月19日  
【あて先】 特許庁長官 殿  
【国際特許分類】 H01L 29/872  
【発明者】  
    【住所又は居所】 千葉県袖ヶ浦市上泉1 2 8 0 番地  
    【氏名】 筈井 重和  
【発明者】  
    【住所又は居所】 千葉県袖ヶ浦市上泉1 2 8 0 番地  
    【氏名】 柴田 雅敏  
【特許出願人】  
    【識別番号】 000183646  
    【氏名又は名称】 出光興産株式会社  
【代理人】  
    【識別番号】 100086759  
    【弁理士】  
    【氏名又は名称】 渡辺 喜平  
【選任した代理人】  
    【識別番号】 100112977  
    【弁理士】  
    【氏名又は名称】 田中 有子  
【選任した代理人】  
    【識別番号】 100141944  
    【弁理士】  
    【氏名又は名称】 佐藤 猛  
【手数料の表示】  
    【予納台帳番号】 013619  
    【納付金額】 15,000円  
【提出物件の目録】  
    【物件名】 明細書 1  
    【物件名】 特許請求の範囲 1  
    【物件名】 要約書 1  
    【物件名】 図面 1  
    【包括委任状番号】 0200131  
    【包括委任状番号】 0200137  
    【包括委任状番号】 0717568

【書類名】明細書

【発明の名称】ショットキーバリアダイオード

【技術分野】

【0001】

本発明は、ショットキーバリアダイオード素子に関する。

【背景技術】

【0002】

ショットキーバリアダイオードは、金属と半導体の接合面に形成される電位障壁を利用して整流作用を持たせたダイオードである。半導体としては、Siが最も一般的に使われている（例えば、特許文献1）。また、Siよりバンドギャップの大きな化合物半導体として、GaAsや最近ではSiCが用いられる（例えば、特許文献2及び3）。

【0003】

Si系のショットキーダイオードは、高速スイッチング素子や数GHz周波数帯における送信／受信用ミキサ、あるいは周波数変換素子等に利用される。GaAs系のショットキーダイオードは、さらに高速のスイッチング素子が可能で、マイクロ波用のコンバータやミキサ等に使われる。SiCはバンドギャップの広さを活かして、より高圧の電気自動車、鉄道、送電等への応用が期待されている。

【0004】

Siを用いたショットキーバリアダイオードは比較的低コストで汎用的に用いられているが、バンドギャップが1.1eVと小さいため、耐圧性を持たせるためには素子のサイズを大きくする必要がある。GaAsのバンドギャップは1.4eVであり、Siよりはすぐれるが、Si基板上でのエピタキシャル成長が困難であり、転位の少ない結晶を得ることが難しかった。SiCは、バンドギャップは3.3eVと広いため、絶縁破壊電界も高く、最も性能が期待できる材料であるが、基板作製、エピタキシャル成長ともに高熱のプロセスを経るため、量産性、コストに課題があった。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2009-164237号公報

【特許文献2】特開平5-36975号公報

【特許文献3】特開平8-97441号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明はこのような課題に鑑みなされたものであり、Si基板上にバンドギャップの広い化合物半導体を安価で量産性にすぐれた方法で形成し、すぐれた電流-電圧特性を有するショットキーバリアダイオード素子を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明によれば、以下のショットキーバリアダイオード素子等が提供される。

1. シリコン（Si）基板と、酸化物半導体層と、ショットキー電極層とを有するショットキーバリアダイオード素子であって、前記酸化物半導体層が、3.0eV以上、5.6eV以下のバンドギャップを有する多結晶及び／又は非晶質の酸化物半導体を含むショットキーバリアダイオード素子。
2. 前記酸化物半導体が、In、Ti、Zn、Ga及びSnからなる群から選択される1種以上を含む1記載のショットキーバリアダイオード素子。
3. 前記酸化物半導体層がインジウム（In）を主成分として含む1又は2に記載のショットキーバリアダイオード素子。
4. 前記酸化物半導体層中に含まれる全金属元素に対するインジウムの原子組成百分率（ $[\text{In}] / ([\text{In}] + [\text{In以外の全金属元素}]) \times 100$ ）が30～100atm%

である1～3のいずれかに記載のショットキーダイオード素子。

5. 前記シリコン基板上に前記酸化物半導体層が形成され、前記酸化物半導体層上に前記ショットキー電極層が形成された1～4のいずれかに記載のショットキーバリアダイオード素子。

6. 前記シリコン基板上に前記ショットキー電極層が形成され、前記ショットキー電極層上に前記酸化物半導体層が形成された1～4のいずれかに記載のショットキーバリアダイオード素子。

7. 前記酸化物半導体層が、さらに、Al、Si、Zn、Ga、Hf、Zr、Ce、Sm、及びSnから選ばれる1種以上の元素を含む2～6のいずれかに記載のショットキーバリアダイオード素子。

8. 前記酸化物半導体層の室温におけるキャリア濃度が $1 \times 10^{14} \text{ cm}^{-3}$ 以上、 $1 \times 10^{17} \text{ cm}^{-3}$ 以下である1～7のいずれかに記載のショットキーバリアダイオード素子。

9. 前記酸化物半導体層の端部が露出しないように絶縁膜により被覆されている1～8のいずれかに記載のショットキーバリアダイオード素子。

10. 前記酸化物半導体層が多結晶又は非晶質である1～9のいずれかに記載のショットキーバリアダイオード素子。

11. 1～10のいずれかに記載のショットキーバリアダイオード素子を含む電気回路。

12. 1～10のいずれかに記載のショットキーバリアダイオード素子を含む電子機器。

【発明の効果】

【0008】

本発明によれば、Si基板上にバンドギャップの広い化合物半導体を安価で量産性にすぐれた方法で形成し、すぐれた電流-電圧特性を有するショットキーバリアダイオード素子を提供することができる。

【図面の簡単な説明】

【0009】

【図1】本発明のショットキーバリアダイオード素子の一実施形態を模式的に示した断面図である。

【図2】本発明のショットキーバリアダイオード素子の一実施形態を模式的に示した断面図である。

【図3】本発明のショットキーバリアダイオード素子の一実施形態を模式的に示した断面図である。

【発明を実施するための形態】

【0010】

本発明のショットキーバリアダイオード素子は、シリコン(Si)基板と、酸化物半導体層と、ショットキー電極層とを有するショットキーバリアダイオード素子であって、前記酸化物半導体層が、3.0 eV以上、5.6 eV以下のバンドギャップを有する多結晶及び/又は非晶質の酸化物半導体を含む。バンドギャップの広い多結晶及び/又は非晶質の酸化物半導体を用いることで、すぐれた電流-電圧特性、特に高い絶縁破壊電界を有するショットキーバリアダイオード素子を提供することができる。

また、バンドギャップの広い材料を用いることで、結晶成長等、製造にコストのかかる単結晶ではなく、多結晶及び/又は非晶質の材料を使用することが可能となる。

【0011】

酸化物半導体層に含まれる酸化物半導体のバンドギャップは、好ましくは、3.1 eV以上、5.4 eV以下である。

【0012】

3.0 eV以上、5.6 eV以下のバンドギャップを有する酸化物半導体としては、In、Ti、Zn、Ga及びSnからなる群から選択される1種以上を含み、例えば、 $\text{In}_2\text{O}_3$ 、 $\text{TiO}_2$ 、 $\text{ZnO}$ 、 $\text{Ga}_2\text{O}_3$ 、 $\text{SnO}$ 等が挙げられる。酸化物半導体層に含まれる酸化物半導体は、 $\text{In}_2\text{O}_3$ 、 $\text{TiO}_2$ 、 $\text{ZnO}$ 、 $\text{Ga}_2\text{O}_3$ 及び $\text{SnO}$ からなる群

から選択される1種以上であればよく、例えば、 $\text{In}_2\text{O}_3$ にTi、Zn、Ga又はSnが固溶したもの、InとTi、Zn、Ga又はSnとの複合酸化物、及びこれらの元素を所定の原子比で含有する非晶質酸化物が含まれる。また、酸化物半導体は、適宜不純物をドーピングして、導電性を調整してもよい。例えば、酸化物半導体層を形成する際に用いるスパッタリングターゲットの性能（焼結密度、抗折強度等）の観点からは、酸化物半導体は $\text{In}_2\text{O}_3$ を主成分とすることが好ましい。

これらの酸化物半導体は、多結晶であるか、非晶質であるか、又は多結晶と非晶質が混在していてもよい。

#### 【0013】

バンドギャップは、以下の方法で計算することができる。即ち、まず、ガラス等の透明基材上に300nmの膜厚で酸化物半導体薄膜をスパッタ成膜し、UV-VIS測定装置（例えば、島津製作所製UV-3100）を用いて250nm～1000nmの範囲の透過率を測定する。次いで、得られた透過率について、x軸に $h\nu$  [eV]、y軸に $(\alpha h\nu)^{1/2}$  [ $(\text{eV}^{1/2})(\text{cm}^{-1/2})$ ]をプロット(Taucプロット)する。ここで、 $h$ はプランク定数 [ $\text{J}\cdot\text{s}$ ]、 $\nu$ は振動数 [ $\text{s}^{-1}$ ]、 $\alpha$ は吸光係数 [ $\text{cm}^{-1}$ ]、次いで、直線部分をx軸に外層し、交点を求めることで酸化物半導体薄膜のバンドギャップが得られる。

#### 【0014】

酸化物半導体層は、インジウム(In)を主成分として含むことが好ましい。

本発明において「酸化物半導体層がインジウム(In)を主成分として含む」とは、酸化物半導体層中に含まれる全金属元素に対するインジウムの原子組成百分率( $[\text{In}] / ([\text{In}] + [\text{In以外の全金属元素}]) \times 100$ )が30～100atm%であることを意味する。バンドギャップの広い酸化インジウム系の材料を用いることで、すぐれた電流-電圧特性、特に高い絶縁破壊電界を有するショットキーバリアダイオード素子を提供することができる。

#### 【0015】

酸化物半導体層中に含まれるインジウムは、酸化物半導体層中の全金属元素に対して30atm%以上であることが好ましい。これにより、高い耐圧性能と導電性とを両立できる。

#### 【0016】

また、酸化物半導体層は、さらに、Al、Si、Zn、Ga、Hf、Zr、Ce、Sm、及びSnから選ばれる1種以上の元素を含んでもよい。即ち、酸化物半導体層は、酸化インジウム( $\text{In}_2\text{O}_3$ )と、任意にこれらの添加元素の酸化物により構成される。添加元素の酸化物は特に限定されない。

添加元素は、好ましくは、Al、Si、Zn、Ga、Hf、Ce、Sm、及びSnから選ばれる1種以上の元素である。

酸化物半導体層は、単結晶である必要はなく、非晶質であっても、多結晶であってもよい。

但し、良好なダイオード特性を示すためには、酸化物半導体層の室温におけるキャリア濃度は $1 \times 10^{14} \text{cm}^{-3}$ 以上、 $1 \times 10^{17} \text{cm}^{-3}$ 以下であることが好ましい。キャリア濃度が $1 \times 10^{14} \text{cm}^{-3}$ 未満の場合、オン抵抗が高くなりすぎ、動作時に発熱を招き、好ましくない。キャリア濃度が $1 \times 10^{17} \text{cm}^{-3}$ を超えた場合、抵抗が低くなりすぎ、逆バイアス時のリーク電流が上昇する。

#### 【0017】

インジウム以外の元素の好ましい添加濃度は、結晶半導体として用いる場合と、非晶質半導体として用いる場合とで異なる。結晶半導体の場合、酸化インジウムの結晶に対しては、Al、Si、Ga、Hf、Zr、Ce、SmがInを含む全金属元素中3at%以上30at%以下、ZnがInを含む全金属元素中5at%以上40at%以下である。また、Snはターゲットの抵抗を下げるために有効であり、Inを含む全金属元素中500ppm以上3at%以下が好ましい。Snは結晶酸化インジウムに対しては、ドナーとし

て作用するため、3 at %を超えない方が好ましい。

また、非晶質半導体の場合、従来公知の組成として、IGZO111、ITZO、IZrO、IZAlO等を使用することができる。この場合もキャリア濃度を $1 \times 10^{14} \text{ cm}^{-3}$ 以上、 $1 \times 10^{17} \text{ cm}^{-3}$ の範囲となるように、酸化雰囲気化でアニールして調整することが好ましい。

#### 【0018】

シリコン(Si)基板は、n型シリコン基板とp型シリコン基板のいずれも用いることができる。

#### 【0019】

ショットキー電極層には、仕事関数が4.7 eV以上の材料が用いられる。具体的には、Ru、Au、Pd、Ni、Ir、Pt、又はこれらの合金が用いられる。仕事関数が4.7 eVを下回ると、ショットキー障壁の高さが低く、逆バイアス時のリークが大きくなる。

一方、オーミック電極層に使用される金属の仕事関数は、シリコンウェハの不純物濃度にもよるが、4.1 eV程度が好ましく、密着性も考慮するとTiやMoが好ましい。

#### 【0020】

本発明のショットキーバリアダイオード素子の一実施形態では、シリコン基板上に酸化半導体層が形成され、酸化半導体層上にショットキー電極層が形成される。

n型シリコンウェハを用いた場合、基板の表面側に酸化半導体層が積層され、さらにその上に、ショットキーを形成する電極層(Pt、Au、Pd、Ni等)が配置される。基板の裏面側にはTi等の、n型シリコンとオーミック接合を形成する電極層が積層される。また、導通を確保するため、裏面側は、Niを挟んでAu等の良導体を積層すると好ましい。尚、NiはAuの拡散を防止する効果がある。

#### 【0021】

また、本発明のショットキーバリアダイオード素子の別の実施形態では、シリコン基板上にショットキー電極層が形成され、ショットキー電極層上に酸化半導体層が形成される。

p型シリコンウェハを用いた場合、基板の表面側は、最初にPt、Au、Pd、Ni等のショットキー電極層が積層され、その上に、酸化半導体層がスパッタ法により形成される。この場合もショットキー障壁は、Pt、Au、Pd、Ni等の金属と、酸化半導体層の界面に形成される。また、酸化半導体層を形成する前に、ショットキー電極層表面を酸素プラズマやUVオゾン等で酸化処理すると、より良好なダイオード特性を得ることができる。

#### 【0022】

続いて、酸化半導体層上に、Ti等の、酸化半導体とオーミック接合を形成する金属が積層される。この場合も、前記と同様に、Niを挟んでAu等の良導体をさらに積層してもよい。一方、p型シリコンウェハの裏面側には導通を補助するための密着性にすぐれた電極が積層される。

#### 【0023】

尚、本発明のショットキーバリアダイオード素子には従来公知のガードリング構造を設けてもよい。ガードリングは、酸化半導体層とショットキー電極層の間に積層するものであり、耐電圧を向上する効果がある。酸化半導体層の端部(エッジ部分)には電界が集中し、絶縁破壊が起こりやすくなるため、この端部を覆うようにSiO<sub>2</sub>等の絶縁膜を積層するとさらに耐電圧(絶縁破壊電圧)を上げることができる。

本発明のショットキーバリアダイオード素子は、酸化半導体層の端部が露出しないように絶縁膜により被覆されていることが好ましい。

#### 【0024】

本発明のショットキーバリアダイオード素子を構成する酸化半導体層、ショットキー電極層、オーミック電極層等は、例えば、実施例に記載するように、安価で量産性にすぐれた方法である従来公知のスパッタ成膜法等により形成することができる。



また、ショットキー電極を形成する電極層と酸化物半導体層の界面は、ショットキー電極スパッタ工程で酸素を導入して反応性スパッタを行い、10 nm以下の薄い酸化膜を積層してもよい。

#### 【0025】

酸化物半導体層を形成した後は、アニール処理に供して、酸化物半導体を結晶化させてもよい。酸化物半導体を結晶化することにより、オン抵抗を下げるができる。アニール処理の条件は、特に限定されないが、例えば、酸化物半導体層を形成した後、空气中、300℃で2時間処理して酸化状態を安定化させ、次いで電極層を形成した後、空气中、200℃で1時間処理すればよい。酸化物半導体の結晶化は、X線回折(XRD)測定により確認することができる。

#### 【0026】

本発明のショットキーバリアダイオード素子は、高い絶縁破壊電界を有する。本発明のショットキーバリアダイオード素子の絶縁破壊電界は、好ましくは0.5 MV/cm以上であり、より好ましくは0.7 MV/cm以上である。これにより、ダイオードを薄く設計できるため、素子を小さくでき、放熱対策も有利となる。

本発明のショットキーバリアダイオード素子のn値は、好ましくは2以下であり、より好ましくは1.5以下である。これにより、オン抵抗が小さくなり、発熱を抑制することができる。

#### 【実施例】

#### 【0027】

以下、適宜図面を参照しながら本発明の実施例を説明する。

#### 実施例1

図1は、実施例1により得られたショットキーバリアダイオード素子を模式的に示した断面図である。

まず、抵抗率0.02 Ω·cmのn型シリコン(Si)基板11を用意し、希フッ酸で処理して、基板の表面に形成されていた自然酸化膜を除去した。このSi基板をスパッタリング装置(島津製作所製:HSM552)に装着した。In<sub>2</sub>O<sub>3</sub>:Ga<sub>2</sub>O<sub>3</sub>=95:5(wt%)の組成をもつ焼結体をスパッタリングターゲットとして用い、RF100Wの条件でスパッタ放電して、Si基板の酸化膜を除去した面上に、厚さ300 nmのインジウム及びガリウムを含む酸化物膜(以下、「IGO膜」と呼ぶ。)12を形成した。

#### 【0028】

次いで、このIGO膜をフォトリソグラフィによりパターンニングして所望のパターンを形成した後、空气中、300℃、2時間の条件でアニールして、IGO膜を結晶化させた。IGO膜の結晶状態をXRD測定により確認した。この多結晶IGO膜付きSi基板を再びスパッタリング装置に装着し、Ptターゲットを用いてスパッタリング成膜を行い、多結晶IGO膜上にPt電極13を形成して、ショットキー接合を得た。

#### 【0029】

続いてこの基板を再度、希フッ酸に浸漬して、多結晶IGO膜を形成していない裏側の自然酸化膜を除去し、Ti14、Ni15、Au16の順でスパッタ成膜して、オーミック電極を形成した。最後にこの積層体を空气中、200℃、1時間の条件でアニールして、ショットキーバリアダイオード素子10を得た。

#### 【0030】

IGO膜の室温におけるキャリア濃度を確認するため、CV(容量-電圧)測定を行った。単位面積当たりの空乏層容量C[F/cm<sup>2</sup>]は、 $C = \epsilon / W$ で表わされる。ここで、 $\epsilon$ は半導体の誘電率[F/cm]、Wは空乏層幅[cm]を表わす。またショットキーダイオードに順方向バイアス電圧V[V]をかけたとき、空乏層幅は、 $W = \{2\epsilon(\phi - V) / qN\}^{1/2}$ であるため、 $C = \{q\epsilon N / 2(\phi - V)\}^{1/2}$ となる。ここで、qは電荷素量(=1.6×10<sup>-19</sup>[C])であり、 $\phi$ はビルトインポテンシャル[V]で、Pt電極とIGO膜との接触電位差を表わす。

CV測定を取得したのち、C<sup>2</sup>-V特性をプロットし、傾きからドーピング濃度(=キ

キャリア濃度)  $N$ を求めることができる。その結果、スパッタリング成膜した後の IGO 膜は抵抗が低く、空乏層が広がらなかったが、空气中、 $300^{\circ}\text{C}$ 、2時間の条件でアニールした後では CV 測定が可能であり、 $C^2-V$ の傾きから計算した結果、キャリア濃度は  $5 \times 10^{16} \text{ cm}^{-3}$ であった。

#### 【0031】

得られたショットキーバリアダイオード素子の電流-電圧特性を測定し、 $n$ 値と逆耐圧電圧を求めた。ここで $n$ 値は、下記式(1)で示すように、ショットキーバリアダイオード素子の特性を示すパラメータであり、 $n$ が1に近づくほど、理想的な素子特性が得られることになる。

$$I = I_0 [\exp(eV/nkT)] \dots (1)$$

$I$  : IGOからSi基板側に向かって流れる全電流密度 [ $\text{A}/\text{cm}^2$ ]

$e$  : 電子の電荷、 $1.60 \times 10^{-19}$  [C]

$V$  : 素子に印加される電圧 [V]

$I_0$  : 素子に印加される電圧 $V=0$ の時の電流密度 [ $\text{A}/\text{cm}^2$ ]

$k$  : ボルツマン定数、 $1.38 \times 10^{-23}$  [J/K]

$T$  : 温度 [K]

#### 【0032】

その結果、 $n$ 値は1.3、逆耐圧は20Vとなった。この逆耐圧は $0.67 \text{ MV}/\text{cm}$ の絶縁破壊電界に相当し、従来の単結晶Siを用いたショットキーバリアダイオードと比較しても2倍程度高耐圧である。

#### 【0033】

##### 実施例2～実施例9

以下、表1に示すように、ショットキー電極と半導体の組成を適宜変更しながら、実施例1と同様にいずれもスパッタリング法を用いて、ショットキーバリアダイオード素子を作製した。電流-電圧特性を測定した結果を表1に示す。

#### 【0034】

##### 実施例10

図2は、実施例10により得られたショットキーバリアダイオード素子を模式的に示した断面図である。

まず、抵抗率 $0.02 \Omega \cdot \text{cm}$ のp型シリコン基板21を用意し、自然酸化膜を希フッ酸で除去した後、Pdターゲットを用いてスパッタ成膜してPd電極22を形成した。次に、このPd電極の表面をUVオゾンで酸化処理した後、実施例1と同様にIGO膜23をスパッタ成膜した。空气中、 $300^{\circ}\text{C}$ 、1時間の条件でアニールした後、IGO膜上に、Ti24、Ni25、Au26の順にスパッタ成膜してオーミック電極とした。

さらに、p型シリコン基板の裏面側(Pd電極を形成した面と反対の面側)についても希フッ酸にて自然酸化膜を除去した後、TiAl合金をターゲットとしてTiAl膜27をスパッタ成膜した。最後に空气中、 $200^{\circ}\text{C}$ 、1時間の条件でアニールして、ショットキーバリアダイオード素子20を得た。このダイオードは、実施例1～9のダイオードとは極性が逆であり、p型シリコンウェハー側をプラスに接続すると順方向、マイナスに接続すると逆方向となる。

電流-電圧特性を測定した結果を表1に示す。

#### 【0035】

##### 実施例11

図3は、実施例11により得られたショットキーバリアダイオード素子を模式的に示した断面図である。

実施例1と同様にしてn型シリコン基板31に酸化物半導体のIGO膜32をスパッタし、空气中、 $300^{\circ}\text{C}$ 、1時間の条件でアニールした後、AZマテリアル社製のネガレジストをスピコート法により塗布した。プリバーク、露光、現像、ポストバークにより、IGO膜のエッジ(端部)部分にリング状に掘れたパターンを形成した。次に、スパッタ装置に装着し、 $\text{SiO}_2$ をターゲットとして、RF100W、50分の条件でスパッタ成

膜して、厚さ50 nmのSiO<sub>2</sub>膜を形成した。次いで、レジスト剥離液に浸漬して、不要部分のレジストをIGO膜ごと剥離した。このようにして、IGO膜のガードリング37を形成した。以後、実施例1と同様にして、Pt電極33と、Ti34、Ni35、Au36のオーミック電極を作製し、ガードリング付のショットキーバリアダイオード素子30を作製した。

電流-電圧特性を測定した結果を表1に示す。このショットキーバリアダイオードは、ガードリングの効果により、実施例1と比較してさらに良好な耐圧特性を示した。

【0036】

【表1】

	実施例1	実施例2	実施例3	実施例4	実施例5	実施例6	実施例7	実施例8	実施例9	実施例10	実施例11
ショットキ電極	Pt	Au	Pd	Ru	Ni	Pt	Pt	Pt	Pt	Pd	Pt
Si基板	n型	n型	n型	n型	n型	n型	n型	n型	n型	p型	n型
オーミック電極	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au
半導体層組成	In <sub>2</sub> O <sub>3</sub> :Ga <sub>2</sub> O <sub>3</sub> =95:5wt%	In <sub>2</sub> O <sub>3</sub> :ZnO=95:5wt%	In <sub>2</sub> O <sub>3</sub> :SiO <sub>2</sub> =95:5wt%	In <sub>2</sub> O <sub>3</sub> :Al <sub>2</sub> O <sub>3</sub> =95:5wt%	In <sub>2</sub> O <sub>3</sub> :HfO <sub>2</sub> =95:5wt%	In <sub>2</sub> O <sub>3</sub> :CeO <sub>2</sub> =95:5wt%	In <sub>2</sub> O <sub>3</sub> :Sm <sub>2</sub> O <sub>3</sub> =95:5wt%	In <sub>2</sub> O <sub>3</sub> :Ga <sub>2</sub> O <sub>3</sub> :ZnO=25:35:40wt%	In <sub>2</sub> O <sub>3</sub> :SnO <sub>2</sub> :ZnO=45:20:35wt%	In <sub>2</sub> O <sub>3</sub> :Ga <sub>2</sub> O <sub>3</sub> =95:5wt%	In <sub>2</sub> O <sub>3</sub> :Ga <sub>2</sub> O <sub>3</sub> =95:5wt%
半導体層成膜後のアニール条件	空気で、300℃、1h	空気で、300℃、1h	空気で、300℃、1h	空気で、300℃、1h	空気で、300℃、1h	空気で、300℃、1h	空気で、300℃、1h	空気で、300℃、1h	空気で、300℃、1h	空気で、300℃、1h	空気で、300℃、1h
最終アニール条件	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h
バンドギャップ[eV]	3.3	3.2	3.2	3.5	3.6	3.6	3.5	3.3	3.0	3.3	3.4
キャリア濃度[cm <sup>-3</sup> ]	5×10 <sup>15</sup>	2×10 <sup>18</sup>	1×10 <sup>15</sup>	1×10 <sup>14</sup>	1×10 <sup>15</sup>	1×10 <sup>15</sup>	2×10 <sup>15</sup>	1×10 <sup>16</sup>	1×10 <sup>17</sup>	5×10 <sup>15</sup>	3×10 <sup>15</sup>
n値	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.2
絶縁破壊電界 [MV/cm]	0.67	0.5	0.7	0.8	0.7	0.67	0.67	0.67	0.4	0.67	0.85
半導体層のXRD測定結果	多結晶	多結晶	多結晶	多結晶	多結晶	多結晶	多結晶	非晶質	非晶質	多結晶	多結晶

【産業上の利用可能性】

【0037】

本発明のショットキーバリアダイオード素子は、高速動作やスイッチング特性が求められる電気回路、電子機器等に好適に用いることができる。

【符号の説明】

【0038】

- 10、20、30 ショットキーバリアダイオード素子
- 11、31 n型シリコン基板
- 12、23、32 IGO膜
- 13、33 Pt電極
- 14、24、34 Ti
- 15、25、35 Ni
- 16、26、36 Au
- 21 p型シリコン基板
- 22 Pd電極
- 27 TiAl膜
- 37 ガードリング

【書類名】特許請求の範囲

【請求項 1】

シリコン (Si) 基板と、酸化物半導体層と、ショットキー電極層とを有するショットキーバリアダイオード素子であって、前記酸化物半導体層が、3.0 eV以上、5.6 eV以下のバンドギャップを有する多結晶及び／又は非晶質の酸化物半導体を含むショットキーバリアダイオード素子。

【請求項 2】

前記酸化物半導体が、In、Ti、Zn、Ga及びSnからなる群から選択される1種以上を含む請求項1記載のショットキーバリアダイオード素子。

【請求項 3】

前記酸化物半導体層がインジウム (In) を主成分として含む請求項1又は2に記載のショットキーバリアダイオード素子。

【請求項 4】

前記酸化物半導体層中に含まれる全金属元素に対するインジウムの原子組成百分率 ( $[In] / ([In] + [In以外の全金属元素]) \times 100$ ) が30~100 at m%である請求項1~3のいずれかに記載のショットキーダイオード素子。

【請求項 5】

前記シリコン基板上に前記酸化物半導体層が形成され、前記酸化物半導体層上に前記ショットキー電極層が形成された請求項1~4のいずれかに記載のショットキーバリアダイオード素子。

【請求項 6】

前記シリコン基板上に前記ショットキー電極層が形成され、前記ショットキー電極層上に前記酸化物半導体層が形成された請求項1~4のいずれかに記載のショットキーバリアダイオード素子。

【請求項 7】

前記酸化物半導体層が、さらに、Al、Si、Zn、Ga、Hf、Zr、Ce、Sm、及びSnから選ばれる1種以上の元素を含む請求項2~6のいずれかに記載のショットキーバリアダイオード素子。

【請求項 8】

前記酸化物半導体層の室温におけるキャリア濃度が $1 \times 10^{14} \text{ cm}^{-3}$ 以上、 $1 \times 10^{17} \text{ cm}^{-3}$ 以下である請求項1~7のいずれかに記載のショットキーバリアダイオード素子。

【請求項 9】

前記酸化物半導体層の端部が露出しないように絶縁膜により被覆されている請求項1~8のいずれかに記載のショットキーバリアダイオード素子。

【請求項 10】

前記酸化物半導体層が多結晶又は非晶質である請求項1~9のいずれかに記載のショットキーバリアダイオード素子。

【請求項 11】

請求項1~10のいずれかに記載のショットキーバリアダイオード素子を含む電気回路

。

【請求項 12】

請求項1~10のいずれかに記載のショットキーバリアダイオード素子を含む電子機器

。

【書類名】要約書

【要約】

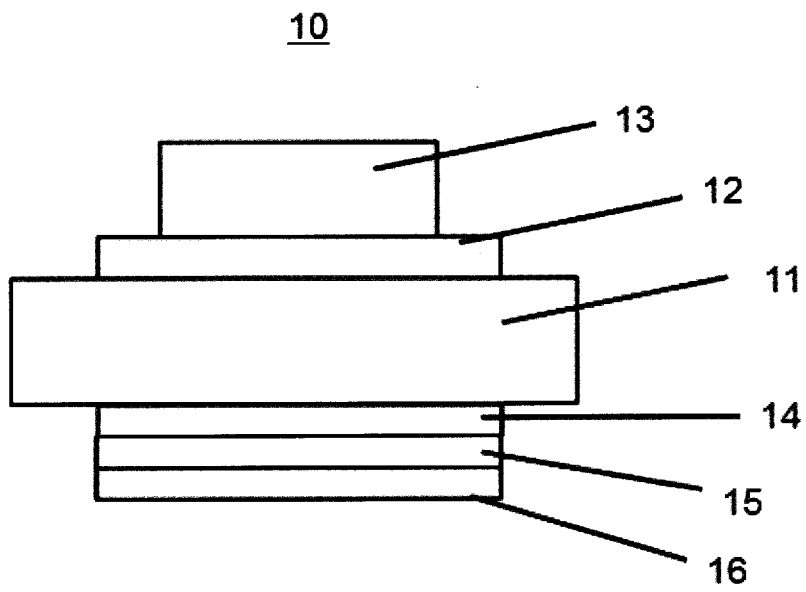
【課題】Si基板上にバンドギャップの広い化合物半導体を安価で量産性にすぐれた方法で形成し、すぐれた電流-電圧特性を有するショットキーバリアダイオード素子を提供する。

【解決手段】シリコン(Si)基板と、酸化物半導体層と、ショットキー電極層とを有するショットキーバリアダイオード素子であって、前記酸化物半導体層が、3.0 eV以上、5.6 eV以下のバンドギャップを有する多結晶及び/又は非晶質の酸化物半導体を含むショットキーバリアダイオード素子。

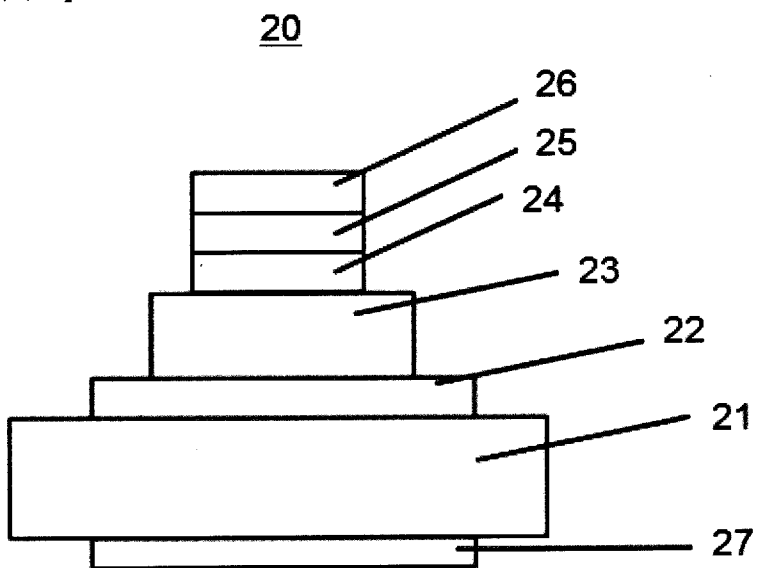
【選択図】図1

【書類名】 図面

【図 1】



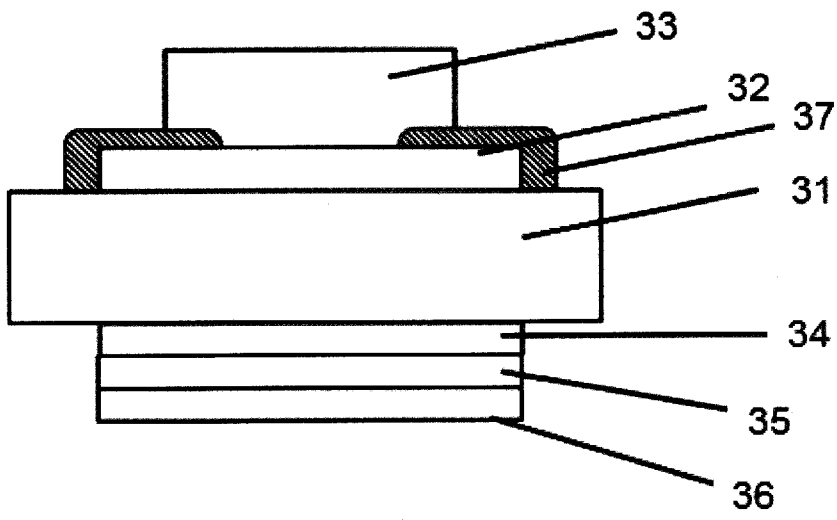
【図 2】





【図3】

30



出願人履歴

000183646

19900808

新規登録

東京都千代田区丸の内3丁目1番1号

出光興産株式会社