

# (12) International Application Status Report

**Received at International Bureau:** 06 November 2019 (06.11.2019)

**Information valid as of:** 31 March 2021 (31.03.2021)

**Report generated on:** 05 August 2021 (05.08.2021)

**(10) Publication number:**

WO2021/079423

**(43) Publication date:**

29 April 2021 (29.04.2021)

**(26) Publication language:**

Japanese (JA)

**(21) Application Number:**

PCT/JP2019/041456

**(22) Filing Date:**

23 October 2019 (23.10.2019)

**(25) Filing language:**

Japanese (JA)

**(51) International Patent Classification:**

G09G 3/3233 (2016.01); G09G 3/20 (2006.01); G09G 3/3291 (2016.01)

**(71) Applicant(s):**

SHARP KABUSHIKI KAISHA [JP/JP]; 1, Takumi-cho, Sakai-ku, Sakai City, Osaka 5908522 (JP) *(for all designated states)*

**(72) Inventor(s):**

UCHIDA, Seiichi

**(74) Agent(s):**

SHIMADA, Akihiro; Shimada Patent Firm, Manseian Building, 1-10-3, Yagi-cho, Kashihara-shi, Nara 6340078 (JP)

**(54) Title (EN):** DISPLAY DEVICE AND METHOD FOR DRIVING SAME

**(54) Title (FR):** DISPOSITIF D'AFFICHAGE ET PROCÉDÉ DE COMMANDE ASSOCIÉ

**(54) Title (JA):** 表示装置およびその駆動方法

**(57) Abstract:**

**(EN):** This display device is provided with: a plurality of scanning lines; a plurality of light-emitting control lines; a plurality of data lines; a plurality of pixel circuits; and a driving circuit that drives the scanning lines, the light-emitting control lines, and the data lines. Each of the pixel circuits includes a light-emitting element, and a driving transistor that controls the amount of current flowing through the light-emitting element. The driving circuit has a monitor mode, sets non-light-emitting periods of equal lengths and sequentially delayed for rows of the pixel circuits during a frame period of the monitor mode, selects a row to be measured as a monitor row from among the rows of the pixel circuits, sets a monitor period partially overlapping the non-light-emitting period of the monitor row, and measures characteristics of the driving transistor or the light-emitting element in the pixel circuit of the monitor row during the monitor period.

**(FR):** La présente invention concerne un dispositif d'affichage qui comprend : une pluralité de lignes de balayage ; une pluralité de lignes de commande électroluminescentes ; une pluralité de lignes de données ; une pluralité de circuits de pixel ; et un circuit d'attaque qui attaque les lignes de balayage, les lignes de commande électroluminescentes et les lignes de données. Chacun des circuits de pixel comprend un élément électroluminescent et un transistor d'attaque qui commande la quantité de courant circulant à travers l'élément électroluminescent. Le circuit d'attaque possède un mode de surveillance, il définit des périodes d'émission de lumière de longueurs égales et séquentiellement retardées pour les rangées des circuits de pixel pendant une période de trame du mode de surveillance, il sélectionne une rangée devant être mesurée en tant que ligne de surveillance parmi les rangées des circuits de pixel, il définit une période de surveillance chevauchant partiellement la période de non émission de lumière de la rangée de surveillance, et il mesure les caractéristiques du transistor d'attaque ou de l'élément électroluminescent dans le circuit de pixel de la rangée de surveillance pendant la période de surveillance.

**(JA):** 複数の走査線と、複数の発光制御線と、複数のデータ線と、複数の画素回路と、走査線、発光制御線、および、データ線を駆動する駆動回路とを備えた表示装置において、画素回路は、発光素子、および、発光素子に流れる電流の量を制御する駆動トランジスタを含む。駆動回路は、モニタモードを有し、モニタモードのフレーム期間では、画素回路の行に対して、順に遅れる同じ長さの非発光期間を設定し、画素回路の行の中から測定対象の行をモニタ行として選択し、モニタ行の非発光期間と部分的に重なるモニタ期間を設定し、モニタ期間においてモニタ行の画素回路内の発光素子または駆動トランジスタの特性を測定する。

**International search report:**

**International Report on Patentability (IPRP) Chapter II of the PCT:**

Not available

**(81) Designated States:**

AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

European Patent Office (EPO) : AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR

African Intellectual Property Organization (OAPI) : BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG

African Regional Intellectual Property Organization (ARIPO) : BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW

Eurasian Patent Organization (EAPO) : AM, AZ, BY, KG, KZ, RU, TJ, TM