

# (12) International Application Status Report

**Received at International Bureau:** 25 November 2019 (25.11.2019)

**Information valid as of:** 06 May 2020 (06.05.2020)

**Report generated on:** 24 September 2020 (24.09.2020)

**(10) Publication number:**

WO2020/115604

**(43) Publication date:**

11 June 2020 (11.06.2020)

**(26) Publication language:**

Japanese (JA)

**(21) Application Number:**

PCT/IB2019/060104

**(22) Filing Date:**

25 November 2019 (25.11.2019)

**(25) Filing language:**

Japanese (JA)

**(31) Priority number(s):**

2018-229928 (JP)

**(31) Priority date(s):**

07 December 2018 (07.12.2018)

**(31) Priority status:**

Priority document received (in compliance with PCT Rule 17.1)

**(51) International Patent Classification:**

**H01L 21/28** (2006.01); **H01L 21/8239** (2006.01); **H01L 27/105** (2006.01); **H01L 21/8242** (2006.01); **H01L 27/108** (2006.01); **H01L 27/1156** (2017.01); **H01L 29/417** (2006.01); **H01L 29/423** (2006.01); **H01L 29/49** (2006.01); **H01L 21/336** (2006.01); **H01L 29/788** (2006.01); **H01L 29/792** (2006.01); **H01L 29/786** (2006.01)

**(71) Applicant(s):**

SEMICONDUCTOR ENERGY LABORATORY CO., LTD. [JP/JP]; 398, Hase, Atsugi-shi, Kanagawa 2430036 (JP) (*for all designated states*)

**(72) Inventor(s):**

YAMAZAKI, Shunpei; c/o SEMICONDUCTOR ENERGY LABORATORY CO., LTD., 398, Hase, Atsugi-shi, Kanagawa 2430036 (JP)

SUGAYA, Kentaro; c/o SEMICONDUCTOR ENERGY LABORATORY CO., LTD., 398, Hase, Atsugi-shi, Kanagawa 2430036 (JP)

HODO, Ryota; c/o SEMICONDUCTOR ENERGY LABORATORY CO., LTD., 398, Hase, Atsugi-shi, Kanagawa 2430036 (JP)

**(54) Title (EN):** SEMICONDUCTOR DEVICE, AND SEMICONDUCTOR DEVICE FABRICATION METHOD

**(54) Title (FR):** DISPOSITIF À SEMI-CONDUCTEURS ET PROCÉDÉ DE FABRICATION D'UN DISPOSITIF À SEMI-CONDUCTEURS

**(54) Title (JA):** 半導体装置、および半導体装置の作製方法

**(57) Abstract:**

**(EN):** Provided is a semiconductor device having good electrical characteristics. The semiconductor device has a first oxide; a first conductor and a second conductor on the first oxide; a first insulator on the first conductor; a second insulator on the second conductor; a third insulator on the first insulator and the second insulator; a fourth insulator in contact with a side surface of the first oxide and a side surface of the first conductor; a fifth insulator in contact with a side surface of the first oxide and a side surface of the second conductor; a second oxide disposed on the first oxide between the first conductor and the second conductor; a sixth insulator on the second oxide; a third conductor on the sixth insulator; and a seventh insulator respectively in contact with the upper surface of the third insulator, the upper surface of the second oxide, the upper surface of the sixth insulator, and the upper surface of the third conductor. The carrier concentration of a region of the first oxide in contact with the fourth insulator and the fifth insulator is higher than the carrier concentration of a region of the first oxide in contact with the second oxide.

**(FR):** La présente invention concerne un dispositif à semi-conducteurs ayant de bonnes caractéristiques électriques. Le dispositif à semi-conducteurs comprend un premier oxyde ; un premier conducteur et un deuxième conducteur sur le premier oxyde ; un premier isolant sur le premier conducteur ; un deuxième isolant sur le deuxième conducteur ; un troisième isolant sur le premier isolant et le deuxième isolant ; un quatrième isolant en contact avec une surface latérale du premier oxyde et une surface latérale du premier conducteur ; un cinquième isolant en contact avec une surface latérale du premier oxyde et une surface latérale du deuxième conducteur ; un second oxyde disposé sur le premier oxyde entre le premier conducteur et le deuxième conducteur ; un sixième isolant sur le second oxyde ; un troisième conducteur sur le sixième isolant ; et un septième isolant respectivement en contact avec la surface supérieure du troisième isolant, la surface supérieure du second oxyde, la surface supérieure du sixième isolant et la surface supérieure du troisième conducteur. La concentration de porteurs de charge d'une région du premier oxyde en contact avec le quatrième isolant et le cinquième isolant est supérieure à la concentration de porteurs de charge d'une région du premier oxyde en contact avec le second oxyde.

(JA): 良好な電気特性を有する半導体装置を提供する。第1の酸化物と、第1の酸化物上の第1の導電体および第2の導電体と、第1の導電体上の第1の絶縁体と、第2の導電体上の第2の絶縁体と、第1の絶縁体および第2の絶縁体上の第3の絶縁体と、第1の酸化物の側面および第1の導電体の側面と接する第4の絶縁体と、第1の酸化物の側面および第2の導電体の側面と接する第5の絶縁体と、第1の酸化物上で、第1の導電体と第2の導電体の間に配置される第2の酸化物と、第2の酸化物上の第6の絶縁体と、第6の絶縁体上の第3の導電体と、第3の絶縁体の上面、第2の酸化物の上面、第6の絶縁体の上面および第3の導電体の上面にそれぞれ接する、第7の絶縁体とを有し、第1の酸化物の第4の絶縁体および第5の絶縁体と接する領域のキャリア濃度は第1の酸化物の第2の酸化物と接する領域のキャリア濃度よりも高い半導体装置。

#### **International search report:**

Received at International Bureau: 24 February 2020 (24.02.2020) [JP]

#### **International Report on Patentability (IPRP) Chapter II of the PCT:**

Not available

#### **(81) Designated States:**

AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

European Patent Office (EPO) : AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR

African Intellectual Property Organization (OAPI) : BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG

African Regional Intellectual Property Organization (ARIPO) : BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW

Eurasian Patent Organization (EAPO) : AM, AZ, BY, KG, KZ, RU, TJ, TM