

(12) International Application Status Report

Received at International Bureau: 11 December 2019 (11.12.2019)

Information valid as of: 24 March 2020 (24.03.2020)

Report generated on: 25 September 2020 (25.09.2020)

(10) Publication number:

WO2020/111045

(43) Publication date:

04 June 2020 (04.06.2020)

(26) Publication language:

Japanese (JA)

(21) Application Number:

PCT/JP2019/046115

(22) Filing Date:

26 November 2019 (26.11.2019)

(25) Filing language:

Japanese (JA)

(31) Priority number(s):

2018-220007 (JP)

(31) Priority date(s):

26 November 2018 (26.11.2018)

(31) Priority status:

Priority document received (in compliance with PCT Rule 17.1)

(51) International Patent Classification:

H05K 3/20 (2006.01); **H05K 3/44** (2006.01)

(71) Applicant(s):

NHK SPRING CO., LTD. [JP/JP]; 3-10, Fukuura, Kanazawa-ku, Yokohama-shi Kanagawa 2360004 (JP) *(for all designated states)*

(72) Inventor(s):

HOSHINO Hidekazu; c/o NHK SPRING CO., LTD., 3-10, Fukuura, Kanazawa-ku, Yokohama-shi Kanagawa 2360004 (JP)
SAITO Shinji; c/o NHK SPRING CO., LTD., 3-10, Fukuura, Kanazawa-ku, Yokohama-shi Kanagawa 2360004 (JP)
KAWARABAYASHI Tomohiro; c/o NHK SPRING CO., LTD., 3-10, Fukuura, Kanazawa-ku, Yokohama-shi Kanagawa 2360004 (JP)
SATO Kei; c/o NHK SPRING CO., LTD., 3-10, Fukuura, Kanazawa-ku, Yokohama-shi Kanagawa 2360004 (JP)

(74) Agent(s):

SUDO Yuichi; Kasumigaseki 3-Chome Building, 3-6-5, Kasumigaseki, Chiyoda-ku, Tokyo 100013 (JP)

(54) Title (EN): METHOD FOR MANUFACTURING METAL BASE CIRCUIT SUBSTRATE

(54) Title (FR): PROCÉDÉ DE FABRICATION D'UN SUBSTRAT DE CIRCUIT DE BASE MÉTALLIQUE

(54) Title (JA): 金属ベース回路基板の製造方法

(57) Abstract:

(EN): The purpose of the present invention is to obtain a method for manufacturing a metal base circuit substrate with which it is possible to improve the processing speed even for a thicker circuit pattern compatible with a larger current. This invention comprises: a punching step for punching out, all at once, a circuit pattern 3 from a material board, said circuit pattern 3 having a plurality of independent parts 3a for a circuit; and a heat transfer step in which the plurality of punched-out independent parts 3a for a circuit are indirectly or directly transferred all at once from the punching positions thereof onto an insulation layer 7 present on a metal substrate 5 to form a circuit pattern 3. Even for a thicker circuit pattern compatible with a larger current, processing speed can be improved, the cost can be reduced, misalignment of the circuit pattern 3 can be minimized, and short-circuiting of the current can be prevented.

(FR): Le but de la présente invention est d'obtenir un procédé de fabrication d'un substrat de circuit de base métallique avec lequel il est possible d'améliorer la vitesse de traitement même pour un motif de circuit plus épais compatible avec un courant plus grand.

Cette invention comprend : une étape de poinçonnage pour poinçonner, en une seule fois, un motif de circuit 3 à partir d'une carte de matériau, ledit motif de circuit 3 ayant une pluralité de parties indépendantes 3a pour un circuit ; et une étape de transfert de chaleur dans laquelle la pluralité de parties indépendantes poinçonnées 3a pour un circuit sont directement ou indirectement transférées toutes en une fois depuis leurs positions de poinçonnage sur une couche d'isolation 7 présente sur un substrat métallique 5 pour former un motif de circuit 3. Même pour un motif de circuit plus épais compatible avec un courant plus grand, la vitesse de traitement peut être améliorée, le coût peut être réduit, le désalignement du motif de circuit 3 peut être minimisé, et un court-circuit du courant peut être empêché.

(JA): 大電流化に応じた厚い回路パターンでも加工スピードを向上させることが可能な金属ベース回路基板の製造方法を得る。材料板から複数の回路用独立部 3 a を有する回路パターン 3 を一括して打ち抜く打抜き工程と、打ち抜かれた複数の回路用独立部 3 a を、その打ち抜き位置から金属基板 5 上の絶縁層 7 に間接的に一括転写して回路パターン 3 を構成する、又は直接的に一括転写して回路パターン 3 を構成する加熱転写工程とを備え、大電流化に応じた厚い回路パターンでも加工スピードを向上でき、コストを低減させることができ、回路パターン 3 のずれを抑制でき、電流の短絡を防止できる。

International search report:

Received at International Bureau: 24 February 2020 (24.02.2020) [JP]

International Report on Patentability (IPRP) Chapter II of the PCT:

Not available

(81) Designated States:

AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

European Patent Office (EPO) : AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR

African Intellectual Property Organization (OAPI) : BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG

African Regional Intellectual Property Organization (ARIPO) : BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW

Eurasian Patent Organization (EAPO) : AM, AZ, BY, KG, KZ, RU, TJ, TM