

# (12) International Application Status Report

**Received at International Bureau:** 21 September 2017 (21.09.2017)

**Information valid as of:** 18 February 2019 (18.02.2019)

**Report generated on:** 20 August 2019 (20.08.2019)

**(10) Publication number:**

WO2019/041248

**(43) Publication date:**

07 March 2019 (07.03.2019)

**(26) Publication language:**

English (EN)

**(21) Application Number:**

PCT/CN2017/099983

**(22) Filing Date:**

31 August 2017 (31.08.2017)

**(25) Filing language:**

English (EN)

**(51) International Patent Classification:**

*H01L 29/786* (2006.01)

**(71) Applicant(s):**

BOE TECHNOLOGY GROUP CO., LTD. [CN/CN]; No.10 Jiuxianqiao Rd., Chaoyang District Beijing 100015 (CN) (*for all designated states*)

**(72) Inventor(s):**

LIU, Wei; No.9 Dize Rd., BDA Beijing 100176 (CN)

**(74) Agent(s):**

TEE & HOWE INTELLECTUAL PROPERTY ATTORNEYS; CHEN, Yuan 10th Floor, Tower D, Minsheng Financial Center 28 Jianguomennei Avenue, Dongcheng District Beijing 100005 (CN)

**(54) Title (EN):** THIN FILM TRANSISTOR, ARRAY SUBSTRATE, DISPLAY APPARATUS, AND METHOD OF FABRICATING THIN FILM TRANSISTOR

**(54) Title (FR):** TRANSISTOR À COUCHES MINCES, SUBSTRAT DE RÉSEAU, APPAREIL D’AFFICHAGE ET PROCÉDÉ DE FABRICATION DE TRANSISTOR À COUCHES MINCES

**(57) Abstract:**

**(EN):** Provided is a thin film transistor. The thin film transistor includes a first source electrode (20) and a first drain electrode (30) spaced apart from each other; an active layer (10) on the first source electrode (20) and the first drain electrode (30), the active layer (10) having a channel part (1) between the first source electrode (20) and the first drain electrode (30), a source electrode contact part (2a) in contact with the first source electrode (20), and a drain electrode contact part (3a) in contact with the first drain electrode (30); a second source electrode (21) on a side of the source electrode contact part (2a) distal to the first source electrode (20), the second source electrode (21) being electrically connected to the first source electrode (20); and a second drain electrode (31) on a side of the drain electrode contact part (3a) distal to the first drain electrode (30), the second drain electrode (31) being electrically connected to the first drain electrode (30).

**(FR):** L'invention concerne un transistor à couches minces. Le transistor à couches minces comprend une première électrode de source (20) et une première électrode de drain (30) espacées l'une de l'autre; une couche active (10) sur la première électrode de source (20) et la première électrode de drain (30), la couche active (10) ayant une partie de canal (1) entre la première électrode de source (20) et la première électrode de drain (30), une partie de contact d'électrode de source (2a) en contact avec la première électrode de source (20), et une partie de contact d'électrode de drain (3a) en contact avec la première électrode de drain (30); une seconde électrode de source (21) sur un côté de la partie de contact d'électrode de source (2a) distal par rapport à la première électrode de source (20), la seconde électrode de source (21) étant électroconnectée à la première électrode de source (20); et une seconde électrode de drain (31) sur un côté de la partie de contact d'électrode de drain (3a) distal par rapport à la première électrode de drain (30), la seconde électrode de drain (31) étant électroconnectée à la première électrode de drain (30).

**International search report:**

Received at International Bureau: 01 June 2018 (01.06.2018) [CN]

**International Report on Patentability (IPRP) Chapter II of the PCT:**

Not available

**(81) Designated States:**

AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

European Patent Office (EPO) : AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR

African Intellectual Property Organization (OAPI) : BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG

African Regional Intellectual Property Organization (ARIPO) : BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW

Eurasian Patent Organization (EAPO) : AM, AZ, BY, KG, KZ, RU, TJ, TM