

(12) International Application Status Report

Received at International Bureau: 14 June 2017 (14.06.2017)

Information valid as of: 14 November 2018 (14.11.2018)

Report generated on: 26 March 2019 (26.03.2019)

(10) Publication number:

WO2018/220714

(43) Publication date:

06 December 2018 (06.12.2018)

(26) Publication language:

Japanese (JA)

(21) Application Number:

PCT/JP2017/020099

(22) Filing Date:

30 May 2017 (30.05.2017)

(25) Filing language:

Japanese (JA)

(51) International Patent Classification:

G06F 12/16 (2006.01); G06F 11/00 (2006.01)

(71) Applicant(s):

HITACHI, LTD. [JP/JP]; 6-6, Marunouchi 1-chome, Chiyoda-ku, Tokyo 1008280 (JP) *(for all designated states)*

(72) Inventor(s):

MIZUSHIMA, Nagamasa; c/o HITACHI, LTD., 6-6, Marunouchi 1-chome, Chiyoda-ku, Tokyo 1008280 (JP)

SUZUKI, Akifumi; c/o HITACHI, LTD., 6-6, Marunouchi 1-chome, Chiyoda-ku, Tokyo 1008280 (JP)

KOSEKI, Hideyuki; c/o HITACHI, LTD., 6-6, Marunouchi 1-chome, Chiyoda-ku, Tokyo 1008280 (JP)

(74) Agent(s):

WILLFORT INTERNATIONAL PATENT FIRM; Nihonbashi TC Bldg. 1F, 19-7, Nihonbashi Koamicho, Chuo-ku, Tokyo 1030016 (JP)

(54) Title (EN): STORAGE SYSTEM AND METHOD OF CONTROLLING MEMORY DEVICE

(54) Title (FR): SYSTÈME DE MÉMOIRE ET PROCÉDÉ DE COMMANDE DE DISPOSITIF DE MÉMOIRE

(54) Title (JA): ストレージ装置およびメモリデバイス制御方法

(57) Abstract:

(EN): At least one of a plurality of nonvolatile semiconductor memory devices is assumed to be a nonvolatile semiconductor memory device (hereafter, a first memory device) that is in a low power consumption state in which an error inspection process and a refresh process cannot be performed. A storage system deactivates the low power consumption state of the first memory device with timing that conforms to an elapsed time since the first memory device was placed into the low power consumption state and the estimated ambient temperature of the first memory device at the elapsed time. When the low power consumption state is deactivated, the first memory device executes an error inspection process and a refresh process.

(FR): Selon la présente invention, au moins un d'une pluralité de dispositifs de mémoire à semi-conducteurs non volatiles est supposé être un dispositif de mémoire à semi-conducteurs non volatile (ci-après, un premier dispositif de mémoire) qui est dans un état de faible consommation d'énergie dans lequel un processus d'inspection d'erreur et un processus de rafraîchissement ne peuvent pas être effectués. Un système de mémoire désactive l'état de faible consommation d'énergie du premier dispositif de mémoire à l'aide d'une temporisation qui répond à une durée écoulée depuis que le premier dispositif de mémoire a été placé dans l'état de faible consommation d'énergie et à la température ambiante estimée du premier dispositif de mémoire une fois la durée écoulée. Lorsque l'état de faible consommation d'énergie est désactivé, le premier dispositif de mémoire exécute un processus d'inspection d'erreur et un processus de rafraîchissement.

(JA): 複数の不揮発性半導体メモリデバイスの少なくとも１つが、誤り検査処理およびリフレッシュ処理を行うことができない低消費電力状態の不揮発性半導体メモリデバイス(以下、第１のメモリデバイス)であるとする。ストレージ装置は、第１のメモリデバイスが低消費電力状態にされてからの経過時間と、その経過時間における第１のメモリデバイスの推定周辺温度とに従うタイミングで、第１のメモリデバイスの低消費電力状態を解除する。第１のメモリデバイスは、低消費電力状態が解除された場合、誤り検査処理およびリフレッシュ処理を実行する。

International search report:

Received at International Bureau: 21 August 2017 (21.08.2017) [JP]

International Report on Patentability (IPRP) Chapter II of the PCT:

Not available

(81) Designated States:

AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

European Patent Office (EPO) : AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR

African Intellectual Property Organization (OAPI) : BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG

African Regional Intellectual Property Organization (ARIPO) : BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW

Eurasian Patent Organization (EAPO) : AM, AZ, BY, KG, KZ, RU, TJ, TM